

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-308064

(43)Date of publication of application : 02.11.2000

(51)Int.Cl.

H04N 7/32

(21)Application number : 11-114664

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 22.04.1999

(72)Inventor : HANAMI MITSUO

MATSUMURA TETSUYA

KUMAKI SATORU

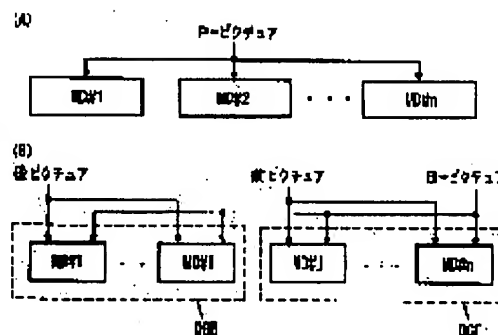
ISHIHARA KAZUYA

## (54) MOTION VECTOR DETECTING DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a motion vector detecting device which can efficiently detect motion vectors without increasing the quantity of hardware nor power consumption.

**SOLUTION:** A motion vector detecting device adaptively and properly uses a plurality of motion detecting sections MD#1MD#n, of which at least one of the template block sides, namely, the numbers of evaluated picture elements and searching area sizes are different from each other, in accordance with the property of objective pictures, namely, the prediction encoding system. For a bidirectional predictive image, for example, one of reference pictures, which is temporally closer to the present image, is assigned to the motion vector detecting unit having the smaller searching area size and a larger template block size. For a one directional predictive image, motion vector searching ranges are set around different picture element points on a screen and the searching ranges are distributed to a plurality of motion vector detecting units.



## LEGAL STATUS

[Date of request for examination] 31.01.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

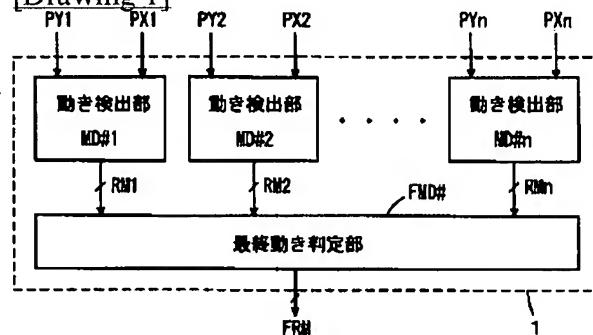
## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

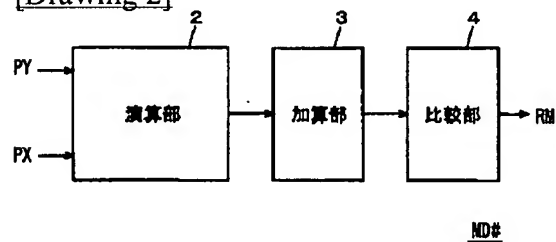
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

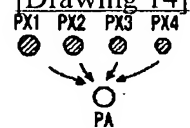
[Drawing 1]



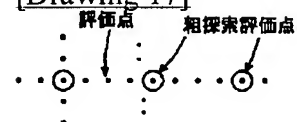
[Drawing 2]



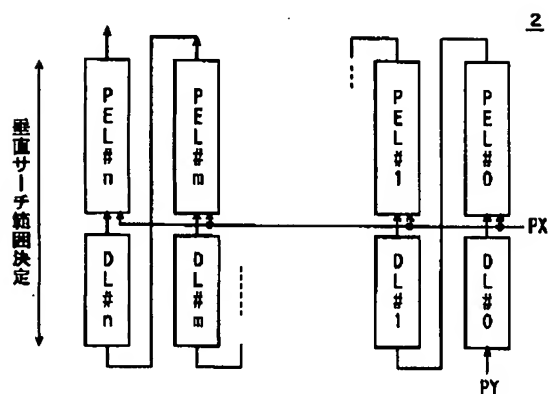
[Drawing 14]



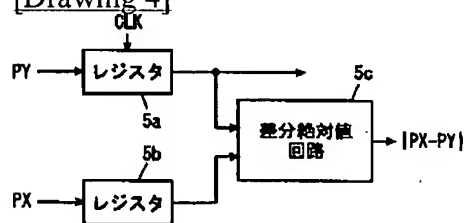
[Drawing 17]



[Drawing 3]

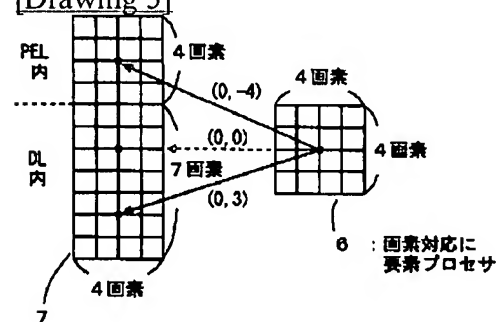


[Drawing 4]

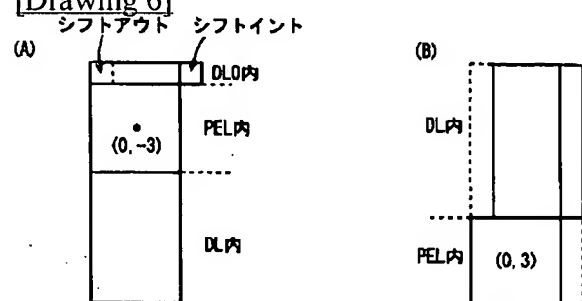


PE

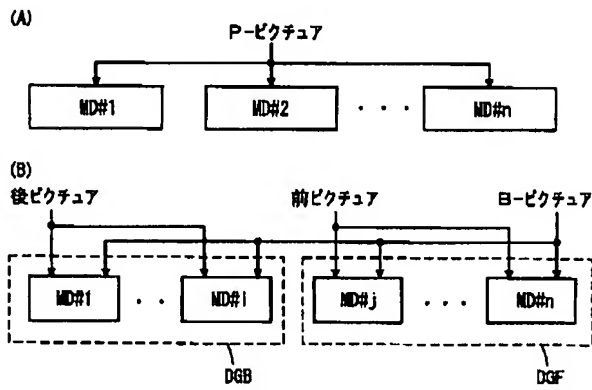
[Drawing 5]



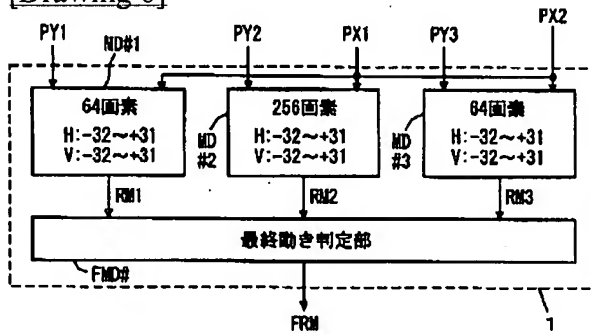
[Drawing 6]



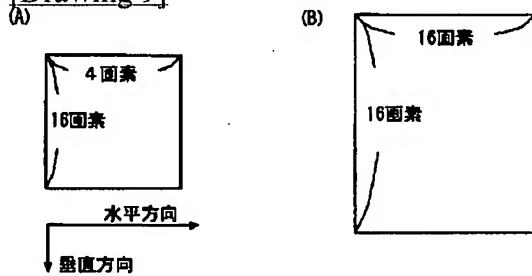
[Drawing 7]



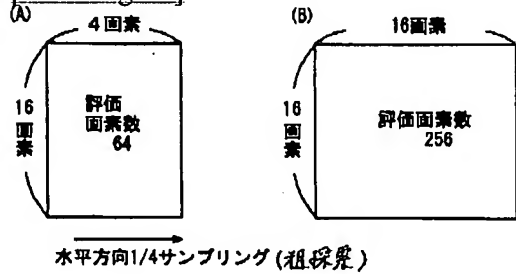
[Drawing 8]



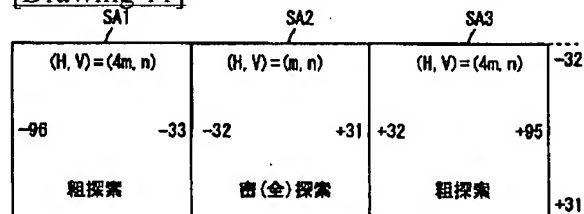
[Drawing 9]



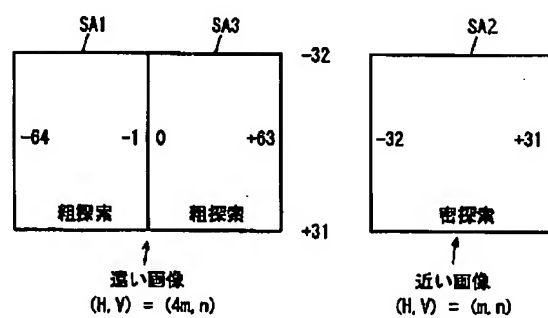
[Drawing 10]



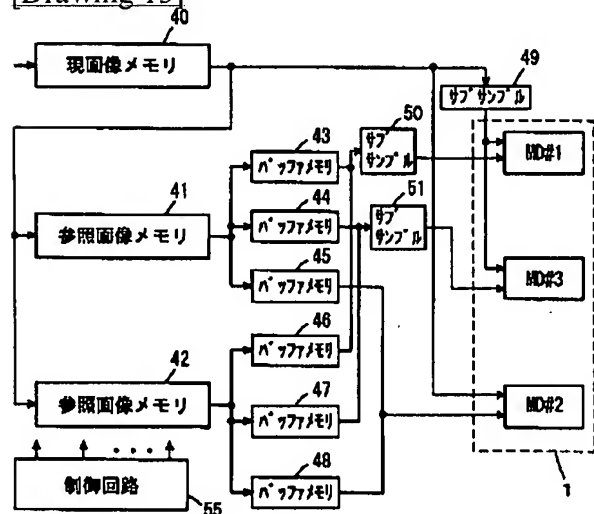
[Drawing 11]



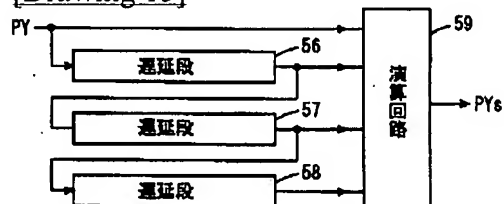
[Drawing 12]



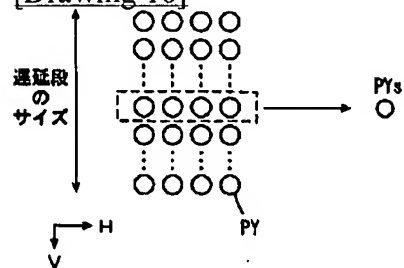
[Drawing 13]



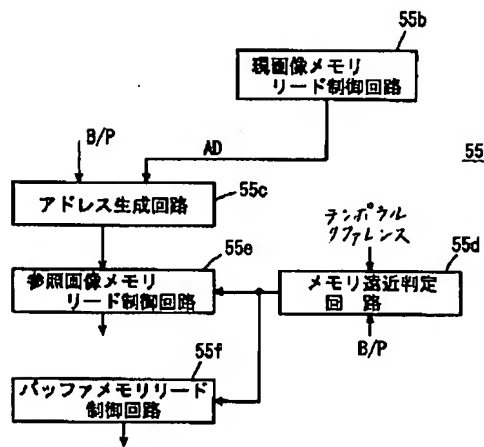
[Drawing 15]



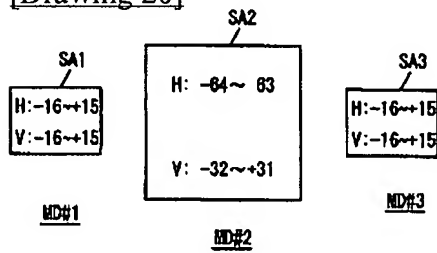
[Drawing 16]



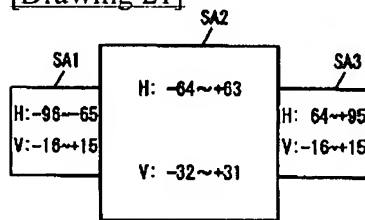
[Drawing 18]



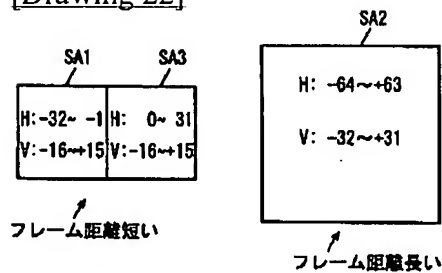
[Drawing 20]



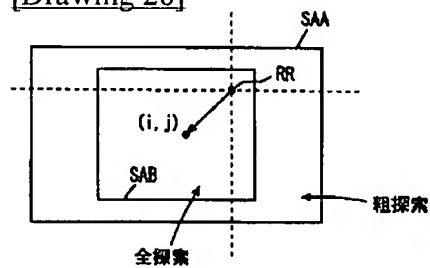
[Drawing 21]



[Drawing 22]



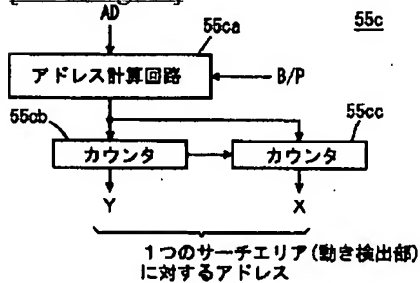
[Drawing 28]



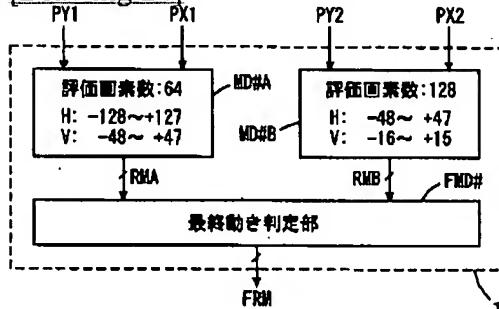
[Drawing 19]

	(1)	(3)	(4)	(2)	(6)	(7)	(5)
現画像	I1	B1	B2	P2	B3	B4	P3
参照画像 メモリ 1 (41)		I1		P3			
参照画像 メモリ 2 (42)		P2					
近		1	2	2	1		
遠		2	1	1	2		
符号化	I1	P2	B1	B2	P3		

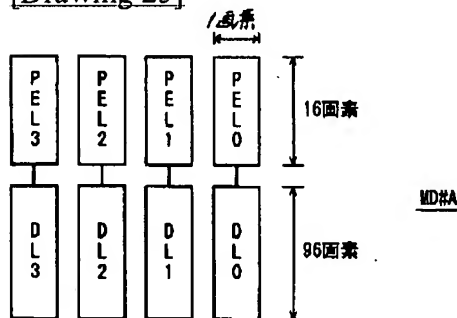
[Drawing 23]



[Drawing 24]

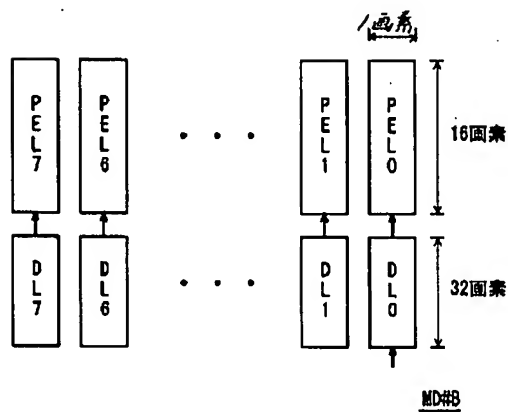


[Drawing 25]

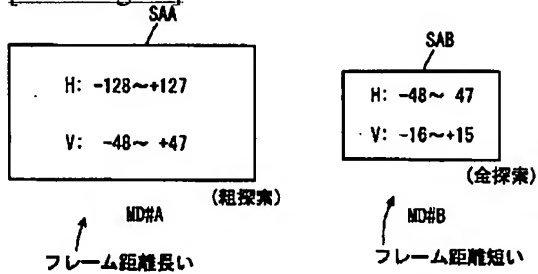


[Drawing 26]

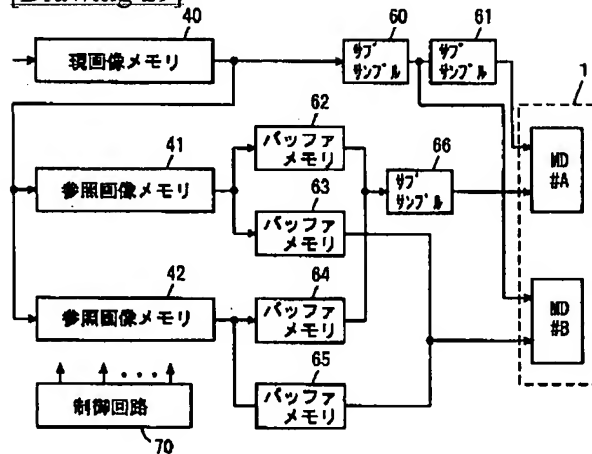




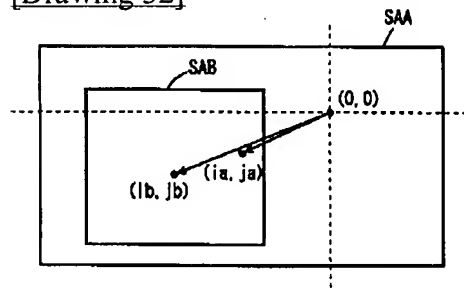
[Drawing 27]



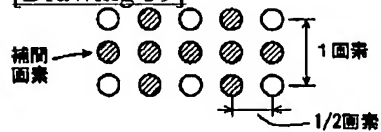
[Drawing 29]



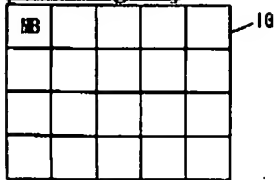
[Drawing 32]



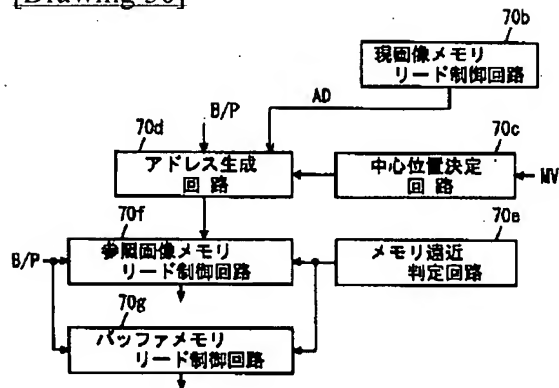
[Drawing 39]



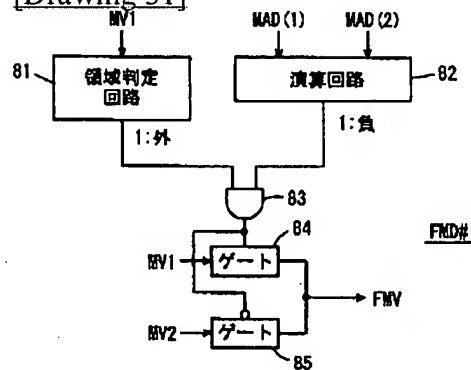
[Drawing 42]



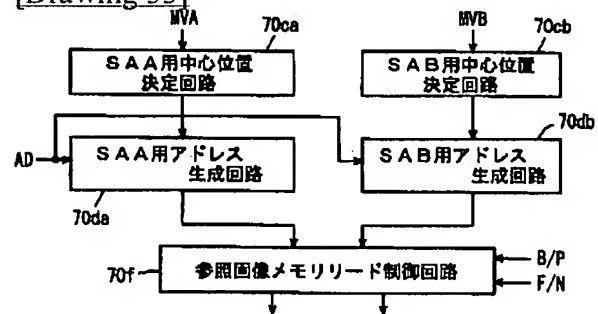
[Drawing 30]



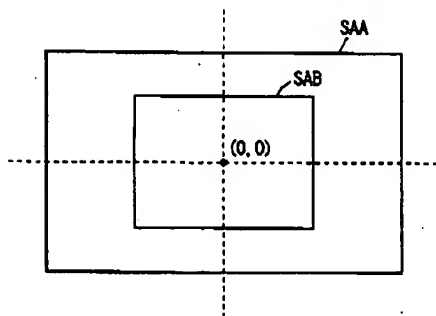
[Drawing 31]



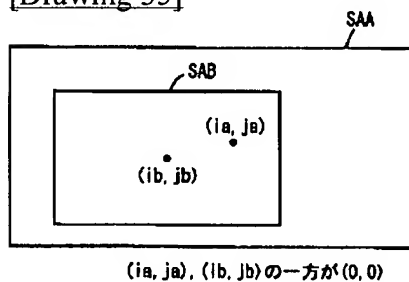
[Drawing 33]



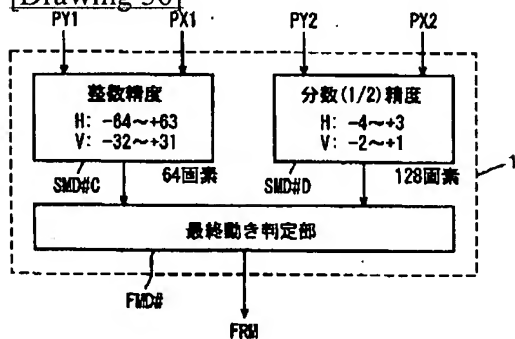
[Drawing 34]



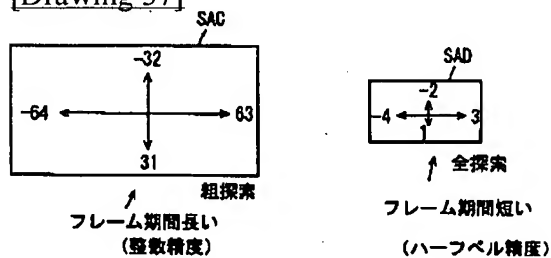
[Drawing 35]



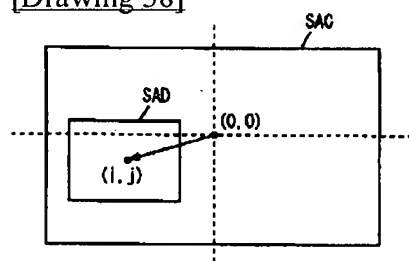
[Drawing 36]



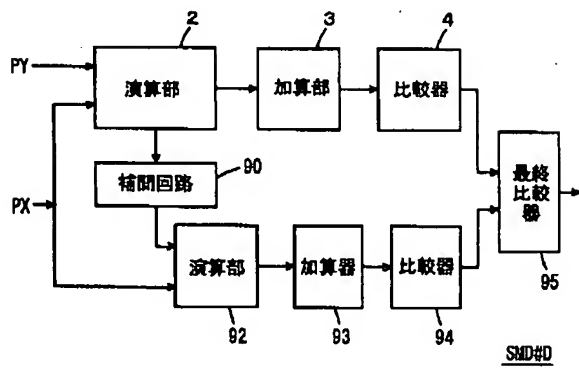
[Drawing 37]



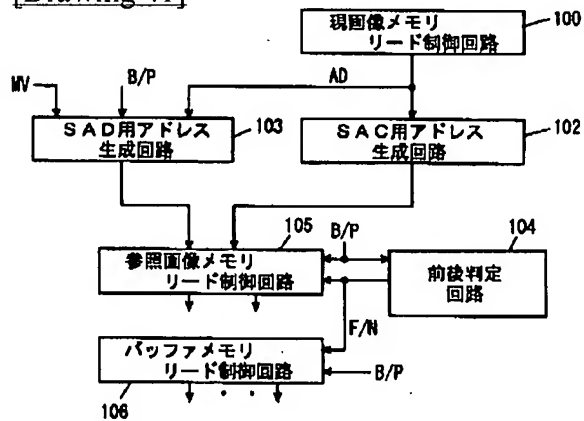
[Drawing 38]



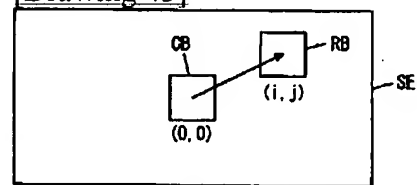
[Drawing 40]



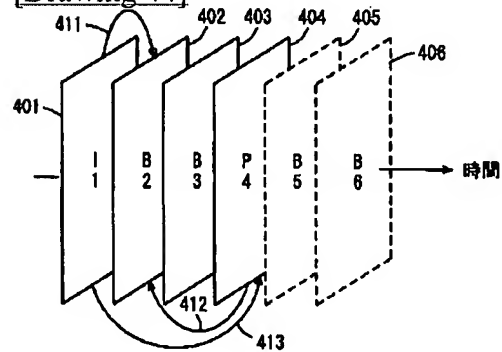
[Drawing 41]



[Drawing 43]



[Drawing 44]



[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] It is drawing showing roughly the configuration of the whole motion vector detection equipment according to the gestalt 1 of implementation of this invention.

[Drawing 2] It is drawing showing roughly the configuration of the motion detecting element shown in drawing 1 .

[Drawing 3] It is drawing showing roughly the configuration of operation part shown in drawing 2 .

[Drawing 4] It is drawing showing roughly the configuration of the element processor contained in the element processor train shown in drawing 3 .

[Drawing 5] It is drawing showing the storing condition of the search window pixel data in the operation part shown in drawing 3 , and template block pixel data.

[Drawing 6] (A) And (B) is drawing showing the actuation of operation part shown in drawing 3 .

[Drawing 7] (A) And (B) is drawing showing the accommodative use mode of the motion detecting element in the gestalt 1 of implementation of this invention.

[Drawing 8] It is drawing showing roughly the configuration of the motion vector detection equipment according to the gestalt 2 of implementation of this invention.

[Drawing 9] (A) shows the template block size of a case with 64 evaluation pixels, and (B) shows the size of a macro block.

[Drawing 10] (A) shows roughly the configuration of a search window block of a case with 64 evaluation pixels, and (B) is drawing showing roughly the configuration of the search window block with 256 evaluation pixels.

[Drawing 11] It is drawing showing roughly the allocation of as opposed to a direction prediction image on the other hand of a search area in the gestalt 2 of implementation of this invention.

[Drawing 12] It is drawing showing roughly allocation of the search area at the time of bidirectional prediction image coding in the gestalt 2 of implementation of this invention.

[Drawing 13] It is drawing showing roughly the configuration of the control section to the motion vector detection equipment in the gestalt 2 of implementation of this invention.

[Drawing 14] It is drawing for explaining actuation of the subsample circuit shown in drawing 13 .

[Drawing 15] It is drawing showing an example of the configuration of the subsample circuit shown in drawing 13 .

[Drawing 16] It is drawing for explaining actuation of the subsample circuit shown in drawing 15 .

[Drawing 17] It is drawing showing distribution of the evaluating point at the time of the rough retrieval in the gestalt 2 of implementation of this invention.

[Drawing 18] It is drawing showing roughly the configuration of the control circuit shown in drawing 13 .

[Drawing 19] It is drawing showing roughly the condition of the reference image stored in the reference image memory in the gestalt 2 of implementation of this invention.

[Drawing 20] It is drawing showing roughly the search area of the motion vector detection equipment in the gestalt 3 of implementation of this invention.

- [Drawing 21] It is drawing showing roughly the allocation of as opposed to a direction prediction image on the other hand of a search area in the gestalt 3 of implementation of this invention.
- [Drawing 22] It is drawing showing roughly the allocation of a search area to the bidirectional prediction image in the gestalt 3 of implementation of this invention.
- [Drawing 23] It is drawing showing roughly the configuration of the reference image memory address generation section in the memory access control section in the gestalt 3 of implementation of this invention.
- [Drawing 24] It is drawing showing roughly the configuration of the motion vector detection equipment according to the gestalt 4 of implementation of this invention.
- [Drawing 25] It is drawing showing roughly the configuration of motion detecting-element MD\*\*A shown in drawing 24 .
- [Drawing 26] It is drawing showing roughly the configuration of motion detecting-element MD\*\*B shown in drawing 24 .
- [Drawing 27] It is drawing showing roughly allocation of the search area at the time of bidirectional prediction image coding in the gestalt 4 of implementation of this invention.
- [Drawing 28] It is drawing showing roughly the allocation of the search area at the time of direction prediction image coding on the other hand in the gestalt 4 of implementation of this invention.
- [Drawing 29] It is drawing showing roughly the structure of a system using the motion vector detection equipment according to the gestalt 4 of implementation of this invention.
- [Drawing 30] It is drawing showing roughly the configuration of the control circuit shown in drawing 29 .
- [Drawing 31] It is drawing showing roughly the configuration of the last motion judging section in the gestalt 4 of implementation of this invention.
- [Drawing 32] It is drawing showing roughly the allocation of the search area at the time of direction prediction image coding on the other hand in the motion detection equipment in the gestalt 5 of implementation of this invention.
- [Drawing 33] It is drawing showing roughly the configuration of the control circuit in the gestalt 5 of implementation of this invention.
- [Drawing 34] It is drawing showing roughly allocation of the motion vector detection equipment in the gestalt 6 of implementation of this invention of the search area [ image / direction prediction ] at the time of coding on the other hand.
- [Drawing 35] It is drawing showing roughly allocation of the motion vector detection equipment in the gestalt 7 of implementation of this invention of the search area at the time of direction prediction image coding on the other hand.
- [Drawing 36] It is drawing showing roughly the configuration of the motion vector detection equipment according to the gestalt 8 of implementation of this invention.
- [Drawing 37] It is drawing showing roughly allocation of the search area at the time of bidirectional prediction image coding in the motion vector detection equipment in the gestalt 8 of implementation of this invention.
- [Drawing 38] It is drawing showing roughly the allocation of the search area at the time of direction prediction image coding on the other hand in the gestalt 8 of implementation of this invention.
- [Drawing 39] It is drawing showing roughly distribution of the search area pixel at the time of half pel precision motion vector detection actuation.
- [Drawing 40] It is drawing showing roughly the configuration of the motion detecting element of the half pel precision in the gestalt 8 of implementation of this invention.
- [Drawing 41] It is drawing showing roughly the configuration of the control circuit to the motion vector detection equipment in the gestalt 8 of implementation of this invention.
- [Drawing 42] It is drawing showing roughly the configuration of the macro block used with a block matching method.
- [Drawing 43] It is drawing for explaining the motion vector detection actuation according to a block matching method.

[Drawing 44] It is drawing showing the image coding sequence in an MPEG method roughly.

[Description of Notations]

1 Motion Vector Detection Equipment, MD\*\*1 - MD\*\*n, MD\*\*A-MD\*\*D Motion Detecting Element, The FMD\*\* last motion judging section, 2 Operation part, 3 An adder unit, 4 Comparator, PEL\*\*0 - PEL\*\*n An element processor train, DL\*\*0 - DL\*\*n Delay buffer, PE An element processor, DGB, DGF A motion detecting-element group, SA1-SA3, SAA-SAD Search area, 40 41 The present image memory, 42 A reference image memory, 43-48 Buffer memory, 49-51 A subsample circuit, 55 A control circuit, PEL0-PEL7 An element processor train, DL0-DL7 A delay buffer, 70 control circuits.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the motion vector detection equipment used for a digital dynamic-image compression system about motion vector detection equipment.

[0002]

[Description of the Prior Art] Compressing image data for a huge quantity of image data, a high speed and in order to transmit efficiently, and reducing and transmitting the amount of data is performed. The MPEG method for a dynamic image is in one of the image data compression technique of this. this MPEG method -- setting -- a block matching method -- following -- an image block unit -- a motion vector -- detecting -- the difference of the pixel of the present image block and a prediction image block -- a value is transmitted with a motion vector. difference -- in order to use a value as transmission data -- case whenever [ prediction image block and present image block's coincidence ] is large -- (when a motion is small) difference -- a value is small and can reduce the transmission amount of data. A motion is large, and when whenever [ this prediction image block and present image block's coincidence ] is small, the amount of data transmission increases conversely.

[0003] Although detection precision will become high if a block size is small, the transmission amount of data increases. Usually, in the block matching method of an MPEG method, the macro block which has the size of 16 pixels and 16 pixels is used as a unit block of motion vector detection. In an MPEG method, picture data is transmitted in a frame unit including two or more macro blocks.

[0004] Drawing 42 is drawing showing roughly the configuration of the screen separation in a block matching method. The image (picture) IG of one sheet is divided into two or more macro blocks MB in drawing 42. In drawing 42, the configuration in which an image is divided into the macro block of four line and 5 train is shown as an example as an example. usually, the number of the macro blocks MB which have the size of 16 pixels and 16 pixels and are included in this image IG of one sheet is suitable for the macro block MB by the number of pixels which constitutes Image IG -- laws -- \*\*\*\*.

[0005] Drawing 43 is drawing showing the motion vector detection actuation in a block matching method. In drawing 43, the search area SE which has predetermined size is appointed to the present image block CB used as the candidate for motion vector retrieval. This search area SE has level as a core, and the magnitude defined perpendicularly beforehand for the location on the screen of the macro block (template block) MB included in the image IG shown in drawing 42. The position vector (i, a) of the reference image block RB contained in a search area SE is defined as a motion vector candidate [ in this search area SE ] from the location (back point) corresponding to the location of the present image block CB. Whenever [ correlation / of this present image block CB and the reference image block RB ] is called for. usually, the difference of the pixel which exists in the location which corresponds mutually [ this present image block CB and the reference image block RB ] -- an absolute value or square -- difference -- total of a value is called for as an evaluation value. An evaluation value is calculated about all the position vectors in a search area SE, and the small displacement vector of a reference image block of an evaluation value is most determined as a motion vector to this present image block CB.



[0006] If the pixel data of  $a_{ij}$  and the reference image block RB are set to  $b_{ij}$  for the pixel data of the present image block CB, an evaluation value will be calculated for example, by the degree type.

[0007]  $E = \sum |a_{ij} - b_{ij}|$  or  $E = (\sum a_{ij}^2 - b_{ij}^2)$

Therefore, for this evaluation value calculation, in order to determine a motion vector after performing much operations and calculating the evaluation value over all the reference blocks RB in a search area SE, much math operation is needed. In order to perform this motion vector detection operation at high speed, various operation algorithms are proposed. The operation algorithm in the dynamic-image compression system according to an MPEG method is explained to the following reference.

[0008] P. Pirsch et al. and "VLSI Architecture for Video Compression-A Survey" and Proc. IEEE Vol.83, No.2, pp.220-246, 1995. M. Yoshimoto et al., and "ULSI Realization of MPEG 2 Realtime Video Encoder The MPEG 2 coding LSI Others [ Tanaka / and Decoder-An Overview", IEICE Trans.Electron., and Vol.E78-C, No.12, pp.1668-1681, and / 1995. ], "a home That it changes", the Nikkei electronics March 9, 1998 issue (No.711)

Moreover, description is indicated by the following reference about LSI for a motion detection operation aiming at detecting a motion vector at high speed.

[0009] K. Ishihara et al., "A-Half-Pel Precision MPEG 2 Motion Estimation Processor with Concurrent Three-Vector Search", ISSCC Digest of Technical Papers, and pp.288- 289 and 1995

A. Ohtani et al. and "A Motion Estimation Processor for MPEG 2 Video RealTime Encoding at Wide Search Range" and Proc. IEEE Custom Integrated Circuits Conference, pp.405-408, 1995. A. Hanami et al., and "A 165-GOPS Motion Estimation Processor with Adaptive Dual-Array Architecture for High Quality Video-Encoding Applications", Proc. IEEE Custom Integrated Circuits Conference, pp.169-172, 1998. [0010]

[Problem(s) to be Solved by the Invention] All the sample all searching methods that calculate an evaluation value about all the motion vector candidates in a search area can detect a motion vector most correctly. namely, the difference of all the pixel data of the image block for retrieval (template block), and a reference image block -- it can calculate, an evaluation value can be calculated and the position vector of the reference image block which has the minimum value among the evaluation values about all the evaluating points in these search areas can be determined as a motion vector.

[0011] However, in all these sample all searching methods, there are very many amounts of operations, and in order to reduce the amount of operations in order for motion vector decision to take long duration, to detect a motion vector at high speed, and to reduce an evaluating point, it is necessary to narrow a search area. Therefore, when motion vector detection equipment is realized by one LSI, it is necessary to narrow the motion vector retrieval range of the motion vector detection equipment of one LSI. Therefore, in order to search for a motion vector over the large range according to all these sample all searching methods, the number of LSI which it is necessary to operate juxtaposition and uses two or more LSI (motion vector detection equipment) increases, and the problem that power consumption and an equipment scale increase arises.

[0012] Various methods are proposed in order to reduce the amount of operations of all sample all searching methods. such a method -- each retrieval location (motion-vector candidate: evaluating point) -- setting -- some pixel data -- difference -- the subsampling method which calculates, and a specific algorithm -- following -- some coordinate locations of a search area -- the difference of a template block and a reference image block -- there is a method, such as combining the algorithmic searching method which calculates and a subsampling method, and an algorithmic searching method. The dynamic-image compression equipment equipped with the motion vector detector using the method which combines a subsampling method and an algorithmic searching method is shown in the following reference.

[0013] M. Mizuno et al. and "A 1.5 W Single-Chip MPEG 2 Carrying out only MP@ML Encoder with Low-Power Motion Estimation and Clocking", ISSCC Digest of Technical Papers, pp.256-257, and 1997. In these motion vector searching methods, the size of a search area (motion vector retrieval range) is searching for the motion vector according to the algorithm defined statically, without being dependent on the property of the present image data which is being fixed and is inputted. Therefore, even if it can search for the motion vector which has an evaluation value comparable as all sample all searching

methods to a certain present image data, the motion vector which has a quite big evaluation value compared with all sample all searching methods to another present image data is detected, and the fault of it becoming impossible to perform an efficient data compression arises. That is, in an MPEG method, the present image is encoded according to prediction (or prediction in the field) coding in a frame, or bidirectional [ which predicts an image from a front image ] predicting coding which generates a prediction image, using direction predicting coding and two images which get mixed up in time on the other hand in time.

[0014] Drawing 44 is drawing showing an example of an image sequence. In an MPEG method, an image consists of a frame or the field and there are I picture to which frame (field) inner prediction is performed as a criteria frame, B picture which predicts using two pictures which get mixed up in time, and a P picture which predicts using the past image in an image. I picture is inserted in every [ of a predetermined number ] frame (or field). P picture is inserted for every image of three sheets. B picture is inserted among these. In drawing 44, the I picture 401, the B pictures 402 and 403, the P picture 404, and the B pictures 405 and 406 are shown. The figure attached under I, B, and P which show the property of each picture shows time sequence.

[0015] the prediction which uses the front (past) I picture 401 for prediction of the B picture 402 in time -- 411 and prediction using the next P picture 404 in time -- 412 is performed. B picture is not used for prediction. prediction of the P picture 404 -- 413 is performed using the I picture 401 which exists in front in time.

[0016] The B picture 403 of one sheet exists between the B picture 402 and the P picture 404. Therefore, the frame distance of the time difference between the B picture 402 and the I picture 401 (it is called frame distance below), the P picture 404, and the B picture 402 differs. Since the amount of a motion becomes large when frame distance is long, it is necessary to set up the largest possible prediction range. That is, it is necessary to make large the range searched for a motion vector. On the contrary, since the amount of motions is small when frame distance is short, even if the prediction range is narrow, it is possible to detect the optimal motion vector. therefore, the case of P picture -- on the other hand -- direction prediction -- since the frame distance of 413 is long, it is necessary to set up the largest possible search area on the other hand -- bidirectional prediction -- 411 or 412 are wanted in front prediction (or back prediction), to determine a search area in consideration of frame distance, and to assign the search area to each reference image.

[0017] However, since motion vector detection actuation was performed fixed in the conventional case, without taking into consideration the frame distance at the time of this prediction at all, to the present image which is applicable, the large search area was set up superfluously, or the narrow search area was set up, and there was a problem that a motion vector was correctly [ efficiently and ] undetectable.

[0018] So, the purpose of this invention is offering the motion vector detection equipment which can detect a motion vector efficiently, without on the other hand making the amount of hardware increase about a direction and bidirectional prediction both.

[0019] Other purposes of this invention are offering the motion vector detection equipment which can, on the other hand, improve the ratio of the motion vector detection efficiency and the amount of hardware to direction prediction and bidirectional prediction both.

[0020]

[Means for Solving the Problem] The motion vector detection equipment concerning claim 1 receives template block pixel data and search area pixel data, performs predetermined data processing according to a block matching method, and is equipped with two or more motion vector detection units for detecting the motion vector of a template block based on the processing result. The motion vector detection unit of these plurality contains the motion vector detection unit from which either [ at least ] the size of a template block or the size of a search area differs mutually. A template block size shows the number of pixels with the unit of processing according to a block matching method used for motion vector evaluation among the pixels of the becoming macro block. Search area size shows the retrieval range of a motion vector.

[0021] The motion vector detection equipment concerning claim 1 is equipped with the motion vector

decision circuit for determining the last motion vector to a template block in response to the control circuit which sets up the search area of two or more motion vector detection units so that the search areas of \*\*\*\*\* may differ and the motion vector data from two or more motion vector detection units. [ two or more whole motion vector detection units which can be further set in a reference image according to the property of the present image containing a template block pixel ]

[0022] The motion vector detection equipment concerning claim 2 contains the integer precision motion vector detection unit to which two or more motion vector detection units of claim 1 detect a motion vector in integer precision, and the fraction precision motion vector detection unit which detects a motion vector in fraction precision.

[0023] The motion vector detection equipment concerning claim 3 contains the motion vector detection unit from which a template block size differs [ two or more motion vector detection units of claim 1 ]. A control circuit includes in time allocation and the means which assigns a far reference image in time to the motion vector detection unit of the one where a template block size is small in a motion vector detection unit with a bigger template block size for the reference image near this present image between two reference images at the time of the bidirectional prediction image which detects a motion vector using two reference images with which the present image gets mixed up in time.

[0024] As for the motion vector detection unit concerning claim 4, two or more motion vector detection units of claim 1 contain the small motion vector detection unit of the big motion vector detection unit and search area size of search area size. A control circuit includes the means which assigns a near reference image to a motion vector detection unit with bigger search area size, and assigns allocation and the reference image of the one distant in time to the present image in time at the motion vector detection unit of the one where search area size is small at the time of the bidirectional prediction image which detects a motion vector using two reference images with which the present image gets mixed up in time.

[0025] Two or more motion vector detection equipments concerning claim 5 contain a motion vector detection unit with a large motion vector detection unit [ of claim 1 ] and ten plate block size, and small search area size, and a motion vector detection unit with big search area size with a small and template block size. A control circuit includes the means which assigns allocation and the reference image of the one distant in time to a motion vector detection unit with a big template block size with small and search area size for the reference image of the nearer one in time to a motion vector detection unit with a small template block size with large and search area size to the present image between two reference images at the time of the bidirectional prediction image which detects a motion vector using two reference images with which the present image gets mixed up in time.

[0026] The motion vector detection equipment concerning claim 6 includes the means which assigns the reference image of the one distant in time from allocation and the present image to the motion vector detection unit of fraction precision at the motion vector detection unit of integer precision for the reference image of the direction near [ in time ] the present image between two reference images at the time of the bidirectional prediction image with which the control circuit of claim 2 detects a motion vector using two reference images with which the present image gets mixed up in time.

[0027] On the other hand, the motion vector detection equipment concerning claim 7 includes the means which assigns a subsearch area where the control circuit of claim 1 performs motion vector detection using the reference image with which the present image exists in a direction on the other hand in time, and which is mutually different about this template block to two or more motion vector detection units at the time of a direction prediction image. The range of the motion vector retrieval to a template block is appointed in the whole subsearch area.

[0028] On the other hand, the present image makes the central point a pixel different mutually on a screen at the time of a direction prediction image which carries out motion vector detection using the reference image which exists in a direction on the other hand in time, the control circuit of claims 1 or 2 sets up the search area of a motion vector, and the motion vector detection equipment concerning claim 8 includes a means to distribute the search area where these central point differs to two or more motion vector detection units.

[0029] On the other hand, the control circuit of claims 1 or 2 makes the central point a different pixel from the central point of a template block which predicts by moving using the reference image with which the present image exists in a direction on the other hand in time at the time of a direction prediction image, and the motion vector detection equipment concerning claim 9 includes a means to distribute the search area which set up and this set up the search area to two or more motion vector detection units.

[0030] The motion vector detection equipment concerning claim 10 is a back point corresponding to the central point of one template block of claim 8 in the different central point.

[0031] The search areas where, as for the motion vector detection equipment concerning claim 11, the central point of claim 8 differs differ in size mutually.

[0032] By changing the search area as two or more whole motion vector detection units according to the property (class of predicting coding) of the present image used as a processing object, according to frame distance, the retrieval range of a motion vector can be set up the optimal, and a motion vector can be detected efficiently.

[0033] Moreover, a motion vector can be detected efficiently, without being able to change search area size and retrieval precision easily, and increasing the amount of hardware by using two or more detection units from which either [ at least ] a template block size or search area size differs mutually.

[0034]

[Embodiment of the Invention] [Gestalt 1 of operation] drawing 1 is drawing showing roughly the configuration of the whole motion vector detection equipment according to the gestalt 1 of implementation of this invention. In drawing 1, motion vector detection equipment 1 contains in juxtaposition last motion judging section FMD\*\* which generates the final result FRM to a template block in response to the detection results RM1-RMn from motion detecting-element MD\*\*1 - MD\*\*n, and these motion detecting-element MD\*\*1 - MD\*\*n for detecting the motion vector of plurality (n pieces) mutually prepared in juxtaposition. As detection results RM1-RMn generated from motion detecting-element MD\*\*1 - MD\*\*n, a motion vector and an evaluation value may be outputted according to two or more kinds of prediction methods according to motion vector detection mode. For example, in frame prediction, the motion vector to a frame macro block, the motion vector to a top field block, and the motion vector of three categories to a bottom field block are generated.

[0035] You may be the configuration that two or more kinds of motion vectors may be outputted to juxtaposition, and the one optimal last motion vector is generated from two or more kinds of detection results to each predicting-coding method by the system used also about the last detection result FRM generated from last motion judging section FMD\*\*.

[0036] Drawing 2 is drawing showing roughly the configuration of motion detecting-element MD\*\*1 - MD\*\*n shown in drawing 1. In drawing 2, the configuration of motion detecting-element MD\*\* is shown typically. In drawing 2, motion detecting-element MD\*\* contains the operation part 2 which performs a predetermined operation in response to the template block pixel data PX and the search window pixel data PY. This operation part 2 contains the element processor arranged corresponding to the pixel of a template block (you may not be 1 to 1 correspondence). an element processor -- the difference of the template block pixel data of correspondence, and the search window block pixel data of correspondence -- an absolute value is calculated and it outputs to juxtaposition. Here, a template block shows the macro block used as the candidate for motion vector retrieval contained in the present image.

[0037] Further, motion detecting-element MD\*\* receives the aggregate value from the adder unit 3 adding the evaluation value component (for example, difference absolute value) outputted to juxtaposition from this operation part 2, and an adder unit 3, and contains the comparator 4 which judges the position vector of a search window block which gives the minimum aggregate value to be a motion vector candidate as compared with the aggregate value of a previous cycle. The detection result RM is outputted from this comparator 4.

[0038] Drawing 3 is drawing showing roughly the configuration of operation part 2 shown in drawing 2. In drawing 3, operation part 2 contains delay buffer DL\*\*0 prepared corresponding to element processor train PEL\*\*0 arranged corresponding to the pixel train (pixel train which aligns

perpendicularly) of a template block - PEL\*\*n, and element processor train PEL\*\*0 - PEL\*\*n - DL\*\*n. [0039] Delay buffer DL\*\*0 - DL\*\*n transmit 1-pixel data for every evaluation value calculation cycle to element processor train PEL\*\*0 of correspondence - PEL\*\*n, respectively. Each of delay buffer DL\*\*0 - DL\*\*n is equipped with the configuration of first in first out, and gives the time delay according to each number of stages.

[0040] On the other hand, element processor train PEL\*\*0 - PEL\*\*n transmit the search window pixel data given from delay buffer DL\*\*0 of correspondence - DL\*\*n, respectively along a direction. The search window pixel data by which the shift-out was carried out from this element processor train PEL\*\*0 - PEL\*\*n are given to delay buffer DL\*\*1 of the adjoining upstream - DL\*\*n. From element processor train PEL\*\*n, the shift-out of the search window pixel data is carried out for every completion of evaluation value calculation actuation. On the other hand, the new search window pixel data PY are inputted into delay buffer DL\*\*0.

[0041] Moreover, the pixel data PX of a template block are given to element processor train PEL\*\*0 - PEL\*\*n, respectively. Therefore, in element processor train PEL\*\*0 - PEL\*\*n, a template block pixel resides permanently and, on the other hand, a search window pixel shifts 1 pixel at a time.

[0042] Drawing 4 is drawing showing an example of the configuration of the element processor contained in element processor train PEL\*\*0 shown in drawing 3 - PEL\*\*n. the difference of register circuit 5a which the element processor train PE incorporates the search window pixel data PY according to a clock signal CLK, and is transmitted to the element processor of the next step in drawing 4, register circuit 5b which stores the template block pixel data PX of correspondence, and the pixel data from register circuits 5a and 5b -- the difference outputted in quest of absolute value  $|PX-PY|$  -- absolute-value circuit 5c is included.

[0043] this element processor PE -- Registers 5a and 5b -- respectively -- two or more -- having -- a time-sharing mode -- it is -- difference -- absolute-value circuit 5c -- setting -- the difference about two or more template block pixels -- the configuration which calculates an absolute value may be used. Here, since it is easy, the configuration whose element processor PE stores 1 pixel template block pixel data and 1-pixel search window pixel data is shown.

[0044] Drawing 5 is drawing for explaining motion vector detection actuation. In drawing 5, the template block 6 consists of 4 pixels and 4 pixels. Now, the retrieval range of vertical sets to -4-+3. The search window 7 contains all the pixels contained in the retrieval range of vertical. In this case, the search window 7 serves as a 11-pixel line and a 4-pixel train. In this search window 7, the pixel of the topmost 4-pixel line and 4-pixel train is stored in element processor train PEL\*\*0 - PEL\*\*n in an initial state. In this case, n is 4. Element processor train PEL\*\*0 - PEL\*\*n support the pixel train, respectively. Therefore, each of element processor train PEL\*\*0 - PEL\*\*n stores the 4-pixel data which align perpendicularly. The pixel data of the remaining 4-pixel line and 7-pixel train are stored in delay buffer DL\*\*0 - DL\*\*n (n=4). Each pixel train of this search window 7 is corresponded and stored in each delay buffer DL\*\*0-DL\*\*n (n=4).

[0045] The pixel data of a search window block of a position vector (0 -4) are stored [ in / therefore / the initial state ] in the element processor train. the difference of the pixel of correspondence of the search window block of the template block 6 and correspondence in this condition -- an absolute value is calculated as an evaluation value component. the difference shown in this drawing 4 -- the difference from absolute-value circuit 5c -- an absolute value is given to the adder unit 3 shown in juxtaposition at drawing 2, evaluation value calculation is performed and the computed evaluation value is given to a comparator 4.

[0046] Completion of this evaluation value calculation actuation carries out shift in of the 1-pixel search window pixel data from the exterior. According to this shift action, the shift action of 1-pixel search window pixel data is performed in delay buffer DL\*\*0 - DL\*\*n, and element processor train PEL\*\*0 - PEL\*\*n. As it is generated in the direction on the other hand, therefore is shown in drawing 6 (A), the pixel data of the upper left corner of the search window 7 respond, and the shift-out of the whole of this shift action is carried out.

[0047] All search window pixel data shift 1 pixel, and on the other hand, since the pixel data of the

template block 6 reside in element processor train  $PEL^{**0} - PEL^{**n}$  permanently, in element processor train  $PEL^{**0} - PEL^{**n}$ , the pixel data of a search window block of a position vector (0 -3) are stored. subsequently -- the same -- carrying out -- the element processor PE of an element processor train -- setting -- each -- difference -- an absolute value is calculated and evaluation value calculation is performed. Completion of this evaluation value calculation performs shift in actuation of the search window pixel data PY again. If this actuation is repeated a total of 7 times, a search window block will come to the location of the bottom of the search window 7, as shown in drawing 6 (B). The position vectors of this search window block are (0, 3). After the evaluation value calculation to this position vector (0 3), if shift in of the 3 pixels of the search window pixel data is carried out continuously, the next search window will be formed.

[0048] In this condition, it will be in the condition of carrying out evaluation value calculation about return and the following level vector component to the condition which shows in drawing 5 again. The retrieval range of vertical is determined by the die length of element processor train  $PEL^{**i}$  and delay buffer  $DL^{**i}$  of correspondence in the configuration of operation part 2 shown in drawing 3. A motion vector is detectable by performing actuation shown in drawing 5 and drawing 6 over the horizontal whole retrieval range. In this case, for every operation cycle, in search window pixel data, shift in / since it only carries out a shift-out, and loading of template block pixel data becomes unnecessary and the evaluation value component of a template block pixel and the search window block pixel of correspondence is computed by juxtaposition, high-speed data processing is only realized.

[0049] In this motion detecting element, a comparator detects a motion vector based on the evaluation value given into the operation cycle appointed beforehand. If the number of evaluating points (position vector of a search window block) increases, the number of operation cycles also increases, it will respond and the time amount which motion vector detection takes will become long. In this invention, a motion detecting element is fundamentally used accommodative based on the property of the present image including this template block.

[0050] The image for retrieval is P picture and drawing 7 (A) is drawing showing the allocation of a motion detecting element at the time of on the other hand being a direction prediction image. When this image for motion vector retrieval is a direction prediction image (P picture) on the other hand, in a wide range search area, motion vector detection is effectually performed using all of motion detecting-element  $MD^{**1} - MD^{**n}$ .

[0051] On the other hand, as shown in drawing 7 (B), when the image for retrieval is a bidirectional prediction image (B picture), motion detecting-element  $MD^{**1} - MD^{**n}$  are divided into two groups DGB and DGF. The number of the motion detecting elements contained in each class DGB and DGF is suitably defined in each structure of a system. The back picture which exists behind in time to this B picture is assigned to motion detecting-element  $MD^{**1}$  contained in Group DGB -  $MD^{**i}$ , and, on the other hand, the front picture which exists in front in time to this B picture is assigned to motion detecting-element  $MD^{**j} - MD^{**n}$  contained in Group DGF. Bidirectional prediction is performed at high speed by arranging in parallel and performing front prediction and back prediction of bidirectional prediction in Group DGF and each DGB. Moreover, by changing the range/location of the search area which Groups DGF and DGB deal with, to the front picture and back picture from which a frame period differs to B picture, a search area can be set up in consideration of this frame period, and motion vector retrieval can be performed at this time.

[0052] Therefore, by moving accommodative according to the property of a picture which serves as a candidate for retrieval in motion detecting-element  $MD^{**1} - MD^{**n}$ , and using a detecting element, on the other hand, the optimal search area and retrieval precision can be optimized to each at the time of direction prediction and bidirectional prediction, and the amount of hardware of motion detecting-element  $MD^{**1} - MD^{**n}$  can be optimized.

[0053] In addition, to a bidirectional prediction image, the motion vector to a front picture and the motion vector to a back picture are outputted to juxtaposition from the last motion judging section.

[0054] [Gestalt 2 of operation] drawing 8 is drawing showing roughly the configuration of the whole motion vector detection equipment according to the gestalt 2 of implementation of this invention. In the



motion vector detection equipment shown in this drawing 8, three motion detecting-element MD\*\*1-MD\*\*3 are used. Motion detecting-element MD\*\*1 and MD\*\*3 use 64 pixels as an evaluation pixel, and motion detecting-element MD\*\*2 use 256 pixels as an evaluation pixel. these motion detecting-element MD\*\*1-MD\*\*3 -- as for the search area of each proper, -32 to +31 and a perpendicular direction are set as +31 from -32, as for a horizontal direction (H). Motion detecting-element MD\*\*1-MD\*\*3 contain the element processor arranged corresponding to an evaluation pixel, respectively as shown in drawing 9 (A) and (B). It moves to drawing 9 (A), the template block size of detecting-element MD\*\*1 and MD\*\*3 is shown, and the size of a macro block is shown in drawing 9 (b). It moves and a template block size is changed with a macro block size in detecting-element MD\*\*1 and MD\*\*3. If the size of the search area of a proper is the same, the size of the search window stored in the operation part contained in these motion detecting-element MD\*\*1-MD\*\*3 is the same. When the search area of a proper is equal and it operates on the same frequency, the number of evaluation pixels is, are proportional to the number of hardware, i.e., amount, of an arithmetic element (element processor) which constitutes a motion detecting element. Therefore, the amount of hardware of motion detecting-element MD\*\*1 and MD\*\*3 is set to one fourth of the amounts of hardware of motion detecting-element MD\*\*2.

[0055] Drawing 10 is drawing showing roughly the configuration of the search window block of motion detecting-element MD\*\*1-MD\*\*3 shown in drawing 8. Evaluation value calculation is performed using the search window block of the same size as a template block.

[0056] As shown in drawing 10 (A), in motion detecting-element MD\*\*1 whose number of evaluation pixels is 64, and MD\*\*3, a template block and a search window block consist of a 16-pixel line and a 4-pixel train. On the other hand, as shown in drawing 10 (B), to motion detecting-element MD\*\*2 whose number of evaluation pixels is 256, a template block and a search window block consist of a 16-pixel line and a 16-pixel train. As shown in drawing 9 (B), the macro block MB consists of 16 pixels and 16 pixels. Therefore, the template block with 64 evaluation pixels is set horizontally, one pixel per 4 pixels is extracted, and 1/4 subsampling is performed. When rough retrieval is performed, subsampling also of the search window is carried out horizontally similarly. In all retrieval, all the evaluating points of a search area are used.

[0057] Drawing 11 is drawing in which the image for retrieval, on the other hand, shows the allocation of a search area to motion detecting-element MD\*\*1-MD\*\*3 in the case of a direction prediction image (P picture). In drawing 11, the search area SA 1 of motion detecting-element MD\*\*1 has the range of horizontal direction -96--33. The range of a horizontal direction -32-+31 is assigned to the search area SA 2 of motion detecting-element MD\*\*2. The range of a horizontal direction +32-+95 is assigned to the search area SA 3 of motion detecting-element MD\*\*3. the retrieval range of vertical -- these search areas SA1-SA3 -- all -- the same -- it is -32-+31.

[0058] In search areas SA1 and SA3, rough retrieval which carried out subsampling of the evaluating point is performed. On the other hand, in a search area SA 2, dense (\*\*) retrieval which performs evaluation value calculation about all evaluating points is performed. In this case, since each subsearch area (search area assigned to the motion detecting element) has not lapped, it can serve as a horizontal direction -96-+95, and the search area of the whole to a template block can be crossed to the large range, and can search for a motion vector. In the central field of a whole search area, dense retrieval is performed and exact evaluation value calculation is performed. Therefore, in the high search area SA 2 of possibility that a motion vector exists, by performing all retrieval (dense retrieval) and performing rough retrieval in the small search areas SA1 and SA3 of possibility that a motion vector exists, frame distance is long and it can search for a motion vector efficiently to big P picture of a motion.

[0059] Drawing 12 is drawing showing the allocation of a search area to a motion detecting element in case the image for retrieval is a bidirectional prediction image (B picture). As shown in drawing 12, the search areas SA1 and SA3 of motion detecting-element MD\*\*1 and MD\*\*3 combine, and it is used, and the search area SA 2 of motion detecting-element MD\*\*2 is used independently. The motion vector retrieval range of horizontal direction -64--1 is assigned to the search area SA 1 of motion detecting-element MD\*\*1, and the motion vector retrieval range of a horizontal direction 0-+63 is assigned to a

search area SA 3. The motion vector retrieval range of a horizontal direction -32+31 is assigned to the search area SA 2 of motion detecting-element MD\*\*2. These search areas SA1 and SA3 are used in order to detect the motion vector to a far image in time. When distantly separated in time, since the variation of a motion is large, it reaches far and wide and a motion vector is detected. On the other hand, a search area SA 2 is used in order to detect a motion vector to the reference image of the nearer one in time. When near in time, since the amount of motions is small, according to dense heuristics, a motion vector is detected in a comparatively narrow search area. In search areas SA1 and SA3, it is wide range, and rough retrieval is performed. In addition, the motion vector retrieval range of the perpendicular direction of search areas SA1, SA2, and SA3 is -32+31.

[0060] As shown in drawing 12, by setting up a search area according to a time distance, i.e., the frame distance, over the present image in the case of a bidirectional prediction image, the motion vector retrieval range can be set up according to a motion, and a motion vector can be detected correctly efficiently.

[0061] Drawing 13 is drawing showing roughly the motion vector detection structure of a system. In drawing 13 a motion vector detection system The present image memory 40 which stores the pixel data of the present image, and the reference image memories 41 and 42 with which the present image stored in the present image memory 40 stores the pixel data from this present image memory 40 in the case of I picture or P picture, The buffer memory 43, 44, and 45 which stores the search window pixel data from the reference image memory 41, The buffer memory 46, 47, and 48 which stores the search window pixel data read from the reference image memory 42, The subsample circuit 49 which carries out subsampling of the template block pixel data read from the present image memory 40, The subsample circuit 50 which carries out subsampling of the search window pixel data read from one side of buffer memory 43 and 46, and the subsample circuit 51 which carries out subsampling of the data read from one side of buffer memory 44 and 47 are included.

[0062] Buffer memory 43-48 is set as an output hi-z state at the time of un-choosing. The template block pixel data by which subsampling was carried out from the subsample circuit 49 are given to motion detecting-element MD\*\*1 contained in motion vector detection equipment 1, and MD\*\*3. The template block pixel data read from the present image memory 40 are given motion detecting-element MD\*\*2. The search window pixel data by which subsampling was carried out from the subsample circuit 50 are given motion detecting-element MD\*\*1, and the search window pixel data by which subsampling was carried out from the subsample circuit 51 are given motion detecting-element MD\*\*3. These subsample circuits 49 perform subsampling of horizontal directions 1/4, and generate 1 pixel per 4 pixels. The subsampling rate of the subsample circuits 50 and 51 may be 1/4, and may be other rates.

[0063] In order to control read-out and the store of pixel data, a control circuit 55 is formed. Next, actuation of the motion vector detection system shown in this drawing 13 is explained briefly.

[0064] It is raster scan sequence and template block pixel data are read from the present image memory 40. The subsample circuit 49 performs 1 / 4 subsampling actuation which generate 1 pixel per 4 pixels of horizontal directions to the given pixel data. In subsampling actuation, you may be the configuration which data processing (for example, average which attached an arithmetic mean value or weight) is performed to 4 pixels, and 1 pixel may be generated, and only chooses the 1-pixel data of a specific location from 4 pixels. It sets horizontally and 1 pixel per 4 pixels should just be generated. The template block pixel data from the subsample circuit 49 are given motion detecting-element MD\*\*1 contained in motion vector detection equipment 1, and MD\*\*3. Thereby, the template block pixel data of 16 are stored [ the horizontal number of pixels ] in motion detecting-element MD\*\*1 and MD\*\*3 for 4 and the vertical number of pixels. The pixel data read from the present image memory 40 are stored in motion detecting-element MD\*\*2. Thereby, template block pixel data (16 pixels and 16 pixels) are stored in motion detecting-element MD\*\*2.

[0065] As shown in drawing 14 at the time of the store of template block pixel data, 4 pixels of PX1-PXfour to one pixel PA are formed of the subsample circuit 49, therefore the writing speed frequency of the template block pixel data in motion detecting-element MD\*\*1 and MD\*\*3 is set to one fourth of the writing speed of the template block pixel data in motion detecting-element MD\*\*2.



[0066] To the reference image memories 41 and 42, a store is performed by turns per image of one sheet. As for storing in the reference image memories 41 and 42, in the case of the pixel data of a bidirectional prediction image (B picture), the pixel data stored in the present image memory 40 are not performed. Therefore, on the other hand, a direction prediction image (P picture) or a frame (field) inner prediction image (I picture) is stored in the reference image memories 41 and 42.

[0067] When the present image is a direction prediction image (P picture) on the other hand, the pixel data from the reference image memory late written in among the reference image memories 41 and 42 are used. When the present image is a bidirectional prediction image (B picture), the reference image memories 41 and 42 are used. It is judged by the control circuit 55 to a bidirectional prediction image any of the reference image stored in the reference image memories 41 and 42 are near in time. In an MPEG method, two bidirectional prediction images (B picture) are given continuously, and exist between I picture and P picture or between P picture and P picture. Therefore, when the image of the reference image memory written in behind among the reference image memories 41 and 42 when a bidirectional prediction image was processed first processes a long distance and the 2nd bidirectional prediction image in time, the reference image of the reference image memory written in behind becomes near in time. This is as being shown in the picture sequence shown in previous drawing 44.

[0068] The pixel data of a search area are read in order of a vertical pixel, and the reference image memory 41 is stored in buffer memory 43-45, after image data is written in in order of a raster scan. In the reference image memory 42, pixel data are similarly read to a screen top perpendicular direction one by one at the time of activation. The pixel data of a search window size are stored in such buffer memory 43-48. The subsample circuits 50 and 51 perform a sampling action for the pixel data given, respectively at a predetermined subsampling rate. From buffer memory 43 and 44, since pixel data are read from 46 and 47 along a screen top perpendicular direction, the subsample circuits 50 and 51 perform subsampling actuation using the pixel data which have delay of the size of the perpendicular direction of a search window.

[0069] Drawing 15 is drawing showing an example of the configuration of this buffer memory and a subsample circuit. The delay stage 56 which carries out predetermined time delay of the search window pixel data PY (or PY) which a subsample circuit performs subsampling of horizontal directions 1/4 in drawing 15, and were given, The delay stage 57 which carries out predetermined time delay of the output pixel data of a delay stage, and the delay stage 58 which carries out predetermined time delay of the output pixel data of the delay stage 57, The arithmetic circuit 59 which outputs the pixel data PYs by which the subsample was carried out by performing predetermined data processing to the input search window pixel data PY (or PX) and the output pixel data of the delay stages 56-58 is included.

[0070] The delay stages 56-58 consist of first in first out memory or a shift register, and correspond and carry out time delay of the given pixel data to the size of the perpendicular direction of a search block, respectively. The size of the perpendicular direction of a template block and a search window block is M lines, and the time delay which the delay stages 56-58 have serves as 2 and a r+M cycle, when the sizes of the perpendicular direction retrieval range are 2andr.

[0071] As shown in drawing 16, from the delay stages 56-58, the pixel data which adjoin horizontally in a search area are outputted. Using the pixel data contiguous to these horizontal directions, subsampling actuation is performed and the pixel data PYs by which subsampling was carried out are generated by the arithmetic circuit 59.

[0072] By using the subsample circuits 50 and 51, buffer memory 43-48 can be altogether considered as the same configuration, and can also make the same read-out timing of search window pixel data. in addition, the case where pixel data are perpendicularly read from the reference image memories 41 and 42 one by one -- the delay stages 56-58 -- buffer memory 43-48 -- respectively can be supposed and it can use. In the case of which, motion detecting-element MD\*\*1 and MD\*\*3 compute an evaluation value by operating on one fourth of the frequencies of motion detecting-element MD\*\*2. Thereby, when evaluation mark differ by rough retrieval and dense retrieval, time amount of the operation cycle for the motion vector calculation to one template block can be made the same. That is, if it sets horizontally, one evaluating point per four samples is used at the time of rough retrieval actuation and it is

perpendicular as shown in drawing 17 , it is because evaluation value calculation is performed to all evaluating points. A subsampling rate besides the time of retrieval actuation may be used.

[0073] Drawing 18 is drawing showing roughly the configuration of the control circuit 55 shown in drawing 13 . In drawing 18 , the configuration of the part relevant to read-out of pixel data is shown among control circuits 55. The store of the pixel data to the present image memory 40 is serially performed in order of a raster scan, and the store of the pixel data to the reference image memories 41 and 42 is performed to I picture and P picture. Moreover, the pixel data read from the present image memory one by one should just be written in by the same sequence.

[0074] Present image memory lead control circuit 55b to which a control circuit 55 reads pixel data from the present image memory 40 in drawing 18 , According to the template block address AD from signal B/P and present image memory lead control circuit 55b which shows whether the image with which the pixel data read from the present image memory 40 belong is B picture, or it is P picture, the address to a reference image memory 55d of memory distance judging circuits which judge in any of the reference image memories 41 and 42 near reference image data is stored in time to be address-generation circuit 55c to generate, Reference image memory lead control circuit 55e which reads pixel data to the reference image memories 41 and 42 according to the address signal from address-generation circuit 55c, and the judgment result signal from 55d of memory distance judging circuits, 55f of buffer memory lead control circuits which control read-out and the store to buffer memory according to the judgment result signal of 55d of memory distance judging circuits is included.

[0075] It is suitably determined in an encoder whether this object image, i.e., the present image, is B picture or it is P picture, and that decision result is arranged as a PIKUCHUA type at a PIKUCHUA header. In the case of P picture, address-generation circuit 55c generates the address to a search area to two reference image memories 41 and 42 by making into the main address (back point) the template block address AD given from present image memory lead control circuit 55b. Reference image memory lead control circuit 55e reads pixel data from the reference image memories 41 and 42 one by one according to the address signal given from this address-generation circuit 55c. It is determined by 55d of memory distance judging circuits whether to access according to the address signal given from address-generation circuit 55c to which reference image memory.

[0076] In an MPEG method, 55d of memory distance judging circuits identifies the sequence that the present image belongs in this picture group, according to the value of a temporal reference, and they judge whether the pixel data of the direction near any of the reference image memories 41 and 42 in time are stored. Usually, after the initiation code of a PIKUCHUA layer, it is arranged, and is transmitted, and a temporal reference expresses the screen sequence in the PIKUCHUA group GOP.

[0077] Drawing 19 is drawing showing the storing pixel data of a reference image memory roughly. In drawing 19 , the present image is transmitted and received in order of pictures I1 and B1, B-2, P2 and B3, B4, P3, and -- at the time of transmission and reception. However, in bidirectional prediction, it is necessary to also use next image data in time at the time of coding, and the coding sequence differs. In the time of this coding, as drawing 19 is shown in a parenthesis, coding is performed by pictures I1, P2, and B1, B-2, P3 and B3, B4, and the sequence of --. That is, coding of a next picture (I or P picture) is performed in time in front of two continuous bidirectional prediction images (B picture). Image data is stored in the reference image memories 41 and 42 by turns. Predicting coding of the I picture I1 is not carried out. The image data is only stored in the reference image memory 1 (41). Then, the P picture P2 is stored in the reference image memory 2 (42). Subsequently, sequential coding of the B picture B1 and B-2 is carried out. At the time of coding of the B picture B1, the image of the pixel data stored in the reference image memory 1 (41) is a near reference image in time, and the image P2 stored in the reference image memory 2 (42) is an image of the one distant in time. On the other hand, the P picture P2 stored in the reference image memory 2 (42) at the time of coding of B picture B-2 serves as an image of the nearer one in time. Therefore, next image data is stored in the reference image memory where the store was performed behind in time than two continuous B pictures. For this reason, the first B picture is encoded and this distance is reversed for processing of B picture of a continuation noting that the image data of the nearer one in time is stored in the reference image memory with which the

store was performed previously, after generating two reference images.

[0078] Coding is performed considering the reference image stored in a different reference image memory from the reference image memory with which object P picture pixel data are only written in at the time of coding of P picture as a reference image. Therefore, a reference image memory is easily discriminable with these properties.

[0079] Address-generation circuit 55c generates the address, for example using a counter according to the judgment result of B/P judging circuit 55a one by one by making continuous three address AD+ (-96, -32), AD+ (-32, -32), and AD+ (32 -32) into a start address, and reads search window pixel data (one reference image memory is accessed in this case). On the other hand, in the case of B picture, address-generation circuit 55c generates address AD+ (-64, -32) and AD+ (0 -32) to the reference image memory which stores far image data, and generates address AD+ (-32, -32) to it to the reference image memory which stores the data of a near image on the other hand. Here, Address AD shows the template block central point (0 0), i.e., a back point. Therefore, the reference image memories 41 and 42 are accessed.

[0080] According to the output signal of 55d of memory distance judging circuits, 55f of buffer memory lead control circuits activates a buffer memory group alternatively, and they generate the address so that the pixel data which continue perpendicularly one by one may be read one by one.

[0081] As mentioned above, if the gestalt 2 of implementation of this invention is followed, since the search area of a motion detecting element is changed according to whether an object sign is a bidirectional prediction image and whether on the other hand it is a direction prediction image and the motion detecting element is properly used according to the property of this object image, a motion vector is detectable efficiently.

[0082] [Gestalt 3 of operation] drawing 20 is drawing showing the allocation of the search area of motion vector detection equipment according to the gestalt 3 of implementation of this invention. Also in the gestalt 3 of this operation, three motion detecting-element MD\*\*1, MD\*\*2, and MD\*\*3 are used like the motion vector detection equipment shown in drawing 8 as motion vector detection equipment. The size of the search area assigned to these motion detecting-element MD\*\*1 - MD\*\*s differs from the gestalt 2 of previous operation. the gestalt 3 of this operation -- setting -- motion detecting-element MD\*\*1 and MD\*\*3 -- the search area of each proper has the range of a horizontal direction -16-+15 and a perpendicular direction -16-+15. In motion detecting-element MD\*\*2, the proper search area SA 2 has the range of a horizontal direction -64-+63 and a perpendicular direction -31-+31. Other configurations are the same as the gestalt 2 of previous operation.

[0083] Also in the gestalt 3 of this operation, as for motion detecting-element MD\*\*1 and MD\*\*3, the template block has the size of a 16-pixel line and a 4-pixel train, respectively, and an element processor is arranged corresponding to these pixels. Also in motion detecting-element MD\*\*2, the sizes of a template block are a 16-pixel line and a 16-pixel train, and an element processor is arranged corresponding to each pixel. therefore, the case where the motion detecting element corresponding to a 16-pixel line and a 16-pixel train is used for three-piece juxtaposition -- comparing -- the amount of hardware -- motion detecting-element MD\*\*1 and MD\*\*3 -- each -- about -- it is set to one fourth.

[0084] Drawing 21 is drawing in which an object image, on the other hand, shows the search area allocation to the motion detecting element in the case of a direction prediction image. In drawing 21, the range of horizontal direction-96--96 and a perpendicular direction -16-+15 is assigned to the search area SA 1 of motion detecting-element MD\*\*1. The range of a horizontal direction -64-+63 and a perpendicular direction -32-+31 is assigned to the search area SA 2 of motion detecting-element MD\*\*2, and the range of a horizontal direction +64-+95 and a perpendicular direction -16-+15 is assigned to the search area SA 3 of motion detecting-element MD\*\*3. The search areas assigned to these motion detecting-element MD\*\*1-\*\*\*3 do not overlap.

[0085] When a search area as shown in this drawing 21 is used, it can search for a motion vector over the large range centering on the central point (0 0). While a motion is big, to a direction prediction image, the maximum motion vector retrieval range can be assigned and efficient motion vector detection can be performed. rough retrieval / all retrieval -- any may be performed.

[0086] Drawing 22 is drawing showing allocation of a search area in case an object image is a bidirectional prediction image. In drawing 22, the range of horizontal direction -32--31 and a perpendicular direction -16-+15 is assigned to the search area SA 1 of motion detecting-element MD\*\*1, and the range of horizontal directions 0-31 and a perpendicular direction -16-+15 is assigned to the search area SA 3 of motion detecting-element MD\*\*3. These search areas SA1 and SA3 are used to the small reference image of a motion short [ frame distance ]. On the other hand, to a search area SA 2, the range of a horizontal direction -64-+63 and a perpendicular direction -32-+31 is assigned, and the search area to the long reference image of frame distance is set up. Frame distance detects a motion vector in the comparatively narrow range to the short small reference image of a motion, frame distance is long and a big search area is set up to the big reference image of a motion. Thereby, efficient motion vector retrieval can be performed.

[0087] Compared with the case where a search area uses three motion detecting elements of a horizontal direction -32-+31 and a perpendicular direction -32-+31, the amount of hardware can be reduced to 2 by about 1/, it can respond and power consumption can also be reduced. The configuration shown in drawing 18 and the same configuration can be used for reconstruction of this search area, and proper use of a motion detecting element. Only since the sizes of a search area differ, the generated addresses in an address-generation circuit only differ.

[0088] Drawing 23 is drawing showing roughly the configuration of the part which generates the address to one search area (motion detecting element) of address-generation circuit 55c contained in a control circuit. In drawing 23, address-generation circuit 55c receives the template block address AD, initializes the address calculated by address computation circuit 55ca which calculates the address according to picture property indication signal B/P, and address computation circuit 55ca, and contains counter 55cc which performs count actuation according to the count-up signal of counter 55cb counted for every clock cycle, and counter 55cb. The address from address computation circuit 55ca is initialized by this counter 55cc. Y address is outputted from counter 55cb, and X address is generated from counter 55cc. This Y address corresponds to a vertical pixel location, and X address corresponds to a horizontal pixel location.

[0089] It is shown whether an object image is B picture and whether picture property indication signal B/P is P picture. After a start address's being generated by address computation circuit 55ca, and the pixel data of the perpendicular direction of a sequential search window being read and reaching subsequently to the pars basilaris ossis occipitalis of a search window by it, the pixel data of the search window of the following train are read again.

[0090] In the gestalt 3 of this operation, in motion detecting-element MD\*\*1 and MD\*\*3, rough retrieval may be performed and dense retrieval (all retrieval) may be performed. A horizontal and a vertical component are components about a macro block. In being able to use the configuration shown in previous drawing 18 when rough retrieval is performed and using all retrieval, it deletes the subsample circuits 50 and 51. In all retrieval, the evaluating point of motion detecting-element MD\*\*1 and MD\*\*3 is  $32 \times 32 = 964$ , and, on the other hand, the evaluating points of motion detecting-element MD\*\*2 are  $128$  and  $64 = 8192$ . The number of the evaluating points of motion detecting-element MD\*\*2 will be that [ 8 times ] of motion detecting-element MD\*\*1 and MD\*\*3, and an evaluation value calculation cycle moves and it becomes long compared with it of detecting-element MD\*\*1 and MD\*\*3. In this case, the clock frequency of motion detecting-element MD\*\*1 and MD\*\*3 may be reduced by one eighth of those of motion detecting-element MD\*\*2 (when rough retrieval is performed, clock frequency can be reduced further).

[0091] As mentioned above, motion vector detection can be performed efficiently, without bringing about increase of the amount of hardware, since the motion detecting element from which search area size differs is properly used according to the property of an object image, if the gestalt 3 of implementation of this invention is followed.

[0092] [Gestalt 4 of operation] drawing 24 is drawing showing roughly the configuration of the whole motion vector detection equipment according to the gestalt 4 of implementation of this invention. In drawing 24, motion vector detection equipment 1 contains last motion judging section FMD\*\* which

generates the last motion vector information FRM according to the detection results RMA and RMB from two motion detecting-element MD\*\*A and MD\*\*B, and these motion detecting-element MD\*\*A and MD\*\*B. The number of evaluation pixels is 64 and motion detecting-element MD\*\*A has the range of a horizontal direction -128-+127 and a perpendicular direction -48-+47 as a proper search area.

[0093] The number of evaluation pixels is 128 and motion detecting-element MD\*\*B has a horizontal direction -18-+47 and the range of a perpendicular -16-+15 as a proper search area.

[0094] Drawing 25 is drawing showing roughly the configuration of motion detecting-element MD\*\*A shown in drawing 24. The number of evaluation pixels is 64 and motion vector detection is performed about the template block which are a 4-pixel train and a 16-pixel line. Therefore, in the operation part, the element processor trains PEL0-PEL3 are arranged corresponding to each 4-pixel train. these element processor trains PEL0-PEL3 -- it is alike, respectively, and it corresponds and the delay buffers DL0-DL3 are arranged. In each of the element processor trains PEL0-PEL3, the element processor corresponding to 16 pixels is connected to a serial. on the other hand -- the delay buffers DL0-DL3 -- it is alike, respectively, it sets and 96-pixel perpendicular direction pixel data are stored. The retrieval about the motion vector component of a perpendicular direction -48-+47 is realizable with the shift in / shift-out actuation of mere pixel data.

[0095] The number of evaluation pixels is 128 and motion vector detecting-element MD\*\*B performs motion vector retrieval using the template block with which it consists of a pixel arranged by a 8-pixel train and the 16-pixel line. This motion detecting-element MD\*\*B contains eight delay buffers DL0-DL7 arranged corresponding to the eight element processor trains PEL0-PEL7 and the element processor trains PEL0-PEL7, as that outline configuration is shown in drawing 26. the element processor trains PEL0-PEL7 -- respectively -- being alike -- 16-pixel pixel data store -- having -- on the other hand -- the delay buffers DL0-DL7 -- respectively -- being alike -- 32-pixel search window pixel data are stored. Thereby, the shift in/shift-out of search window pixel data can only search for the range of a perpendicular direction -16-+15.

[0096] As shown in drawing 25 and drawing 26, it moves with motion detecting-element MD\*\*A, and the amount of hardware of detecting-element MD\*\*B presupposes that it is almost the same about the configuration of this operation part. However, if the configuration of the adder unit which performs the add operation for computing the memory and the evaluation value which store all the pixel data of the horizontal retrieval range is taken into consideration, the amount of hardware of motion detecting-element MD\*\*A will become about about 4 times of the amount of hardware of motion detecting-element MD\*\*B.

[0097] Drawing 27 is drawing showing the allocation of a search area to the motion detecting element in the gestalt 4 of implementation of this invention. When an object image is a bidirectional prediction image (B picture), the range of a horizontal direction -128-+127 and a perpendicular direction -48-+47 is assigned to the search area SAA of motion detecting-element MD\*\*A. On the other hand, to the search area SAB of motion detecting-element MD\*\*B, the range of a horizontal direction -48-+47 and a perpendicular direction -16-+15 is assigned. To motion detecting-element MD\*\*A, for a long time [ frame distance ], the reference image of the one distant in time is assigned, and a near reference image is assigned to motion detecting-element MD\*\*B in time short [ frame distance ]. In motion detecting-element MD\*\*A, rough retrieval is performed in a large search area, and, on the other hand, all retrieval that performs evaluation value calculation about all evaluating points is performed in motion detecting-element MD\*\*B.

[0098] Drawing 28 is drawing showing allocation of a search area in case an object image is a direction prediction image (P picture) on the other hand. Also in this direction prediction image of one side, two motion detecting-element MD\*\*A and MD\*\*B are used. However, a search area is set up by making the point [ point / RR / of an object template block / back ] shifted the position vector (i, j) into the central point. Therefore, the search area SAA of motion detecting-element MD\*\*A serves as the range of horizontal direction-128-i - +127-i and perpendicular direction-48-j - +47-j. On the other hand, the search area SAB of motion detecting-element MD\*\*B is set to horizontal direction-48-i - +47-i, perpendicular direction-16-j - +15-j. Also to this direction prediction image of one side, rough retrieval

is performed and all retrieval is performed about a search area SAB in a search area SAA.

[0099] As for the central point (i, j) of the search area of this direction prediction image of one side, a value is defined according to the hysteresis of a motion vector. As last motion judging section FMD\*\* is the following, it determines the last motion vector.

[0100] When it moves in the field SAB where search areas SAA and SAB overlap, i.e., a search area, and detecting-element MD\*\*A detects a motion vector, the detection result of motion detecting-element MD\*\*B which performs all retrieval is chosen preferentially.

[0101] When field lost-motion detecting-element MD\*\*A not overlapping detects a motion vector, the detection result chooses the motion vector which specifies the high block of whenever [ correlation ] more according to a comparison result with motion detecting-element MD\*\*B. The following formulas are used as this criterion.

[0102]  $f\{MAD(1), MAD(2)\} = a - MAD(1) - MAD(2) + b$  -- here MAD (1) the evaluation value of motion detecting-element MD\*\*B, and a and b for the evaluation value of motion detecting-element MD\*\*A, and MAD (2) constant motion detecting-element MD\*\*A and MD\*\*B of arbitration Since the numbers of evaluation pixels differ, amendment is hung by the constant a, an evaluation value is normalized (the number of evaluation pixels is effectually made the same), and offset is imposed by the constant b. When the function f is forward, since the evaluation value of the motion vector of motion detecting-element MD\*\*A is large, the motion vector of motion detecting-element MD\*\*B is chosen. Since the evaluation value of the motion vector from motion detecting-element MD\*\*A is small when Function f is negative, whenever [ correlation ] is high and the motion vector which motion detecting-element MD\*\*A detected is chosen.

[0103] Compared with the case where one motion detecting element is used, motion vector retrieval effectiveness or retrieval precision is sharply improvable. that is, since the retrieval range can be boiled markedly and can be made large by rough retrieval compared with the case where the amount of hardware which has the number of evaluation pixels comparable as motion detecting-element MD\*\*B uses the same motion detecting element, it can search for a motion vector efficiently and motion vector retrieval effectiveness is improved sharply. Moreover, since all searching methods are used securing almost comparable search area size compared with the case (motion prediction machine) where the amount of hardware using the number of evaluation pixels comparable as motion detecting-element MD\*\*A uses the same motion detecting element, the motion vector retrieval with a, more high precision is attained, and motion vector retrieval precision is improved sharply.

[0104] Drawing 29 is drawing showing roughly the motion vector detection structure of a system containing the motion vector detection equipment according to the gestalt 4 of implementation of this invention. In drawing 29, the same reference number is given to the motion vector detection system shown in drawing 13, and a corresponding part. In the motion vector detection system shown in this drawing 29, since two motion detecting-element MD\*\*A and MD\*\*B are prepared in motion vector detection equipment 1, it responds, two buffer memory 62 and 63 is formed to the reference image memory 41, and two buffer memory 64 and 65 is formed to the reference image memory 42. The data read from buffer memory 62 and 64 move through the subsample circuit 66, and are given to detecting-element MD\*\*A. The data read from buffer memory 63 and 65 are given to motion detecting-element MD\*\*B.

[0105] Moreover, in order to set horizontally the template block which are 16 pixels and 16 pixels since the number of evaluation pixels of motion detecting-element MD\*\*A is 64 and the number of evaluation pixels of motion detecting-element MD\*\*B is 128 and to carry out subsampling, the subsample circuits 60 and 61 which carry out the subsample of the image data from the present image memory 40 about a horizontal pixel are formed. The subsample circuits 60 and 61 give the template block pixel data by which column connection was made, the subsample circuit 60 performed subsampling of horizontal directions 1/2, and moved, and the subsample was carried out to detecting-element MD\*\*B. The subsample circuit 61 receives the pixel data from the subsample circuit 60, and it moves and it gives the template block pixel data by which the subsample was horizontally carried out to the pan by performing one half of subsampling to detecting-element MD\*\*A.



[0106] Allocation of a search area and distribution of search window pixel data are performed under control of a control circuit 70. The search window pixel data with which the object image was stored in the reference image memories 41 or 42 on the other hand at the time of a direction prediction image are used. For example, when the image data stored in the reference image memory 41 is used, buffer memory 62 and 63 is used, the search window pixel data from buffer memory 62 set horizontally by the subsample circuit 66, and a subsample is carried out, and rough retrieval moves and it is carried out in detecting-element MD\*\*A. On the other hand, the search window pixel data read from buffer memory 63 are given to motion detecting-element MD\*\*B, and all retrieval is performed.

[0107] The reference image memory 41 and 42 both are used for an object image at the time of a bidirectional prediction image. When the reference image of the direction near the reference image memory 41 in time is stored, buffer memory 63 and 64 is used. That is, the reference image data of the nearer one in time moves through buffer memory 63, it is given to detecting-element MD\*\*B, all retrieval is performed, on the other hand, the reference image data of the one distant in time moves through buffer memory 64 and the subsample circuit 66, it is given to detecting-element MD\*\*A, and rough retrieval is performed.

[0108] Drawing 30 is drawing showing roughly the configuration of the control circuit 70 shown in drawing 29. Present image memory lead control circuit 70b which a control circuit 70 answers a picture header, is started in drawing 30, and reads the image data from the present image memory, The motion vector MV by which terminal decision was carried out is received over the operation cycle (cycle which detects a motion vector) or two or more pictures of a predetermined number. Center position decision circuit 70c and picture property indication signal B/P which determine the center position of a search area according to the hysteresis of these motion vectors MV, and the template block address AD from present image memory lead control circuit 70b and the center position from center position decision circuit 70c are received. 70d of address-generation circuits which determine a search area and generate the address to the determined search area, Memory distance judging circuit 70e which judges whether the reference image of the direction near any of the reference image memories 41 and 42 in time is stored according to the value of a temporal reference, 70f of reference image memory lead control circuits which give an address signal and a memory activation signal to the reference image memories 41 and 42 according to the output signal of address memory distance judging circuit 70e from address-generation circuit 70b, 70g of buffer memory lead control circuits which activate buffer memory alternatively according to the judgment result indication signal of memory distance judging circuit 70e is included.

[0109] Center position decision circuit 70c calculates the average value of the motion vector in the operation cycle of a predetermined number, or the picture of two or more sheets, adds this average motion vector to the newest motion vector, and determines a center position. In this operation, suitable weight being attached according to distance with an object template block or the present image, and calculating the average from the motion vector in the operation cycle of a predetermined number or the picture of two or more sheets, may be performed.

[0110] 70d of address-generation circuits asks for the center position (a, b) of a search area with the address AD given from present image memory lead control circuit 70b, and they compute the center position (a-i, b-j) of the search area after amendment according to the center position (i, j) from center position decision circuit 70c. The address to search areas SAA and SAB is generated by making this center position into a back point. When PIKUCHUA property indication signal B/P indicates that an object image is a bidirectional prediction image, 70d of address-generation circuits disregards the center position information which this center position decision circuit 70c outputs, and they generate the address to each search areas SAA and SAB only according to the template block address AD from present image memory lead control circuit 70b.

[0111] Memory distance judging circuit 70e judges in any of the reference image memories 41 and 42 the short reference image of frame distance is stored like the gestalt 3 of previous operation based on the sequence shown in drawing 19. 70f of reference image memory lead control circuits judges any of the reference image memories 41 and 42 are activated again according to picture property indication signal

B/P, and whether both are activated again, and they distribute it to the reference image memory which should give from 70d of address-generation circuits, and should access the \*\*\*\* address. 70g of buffer memory lead control circuits also activates buffer memory 62-65 alternatively similarly according to this picture property indication signal B/P.

[0112] By using two reference image memories 41 and 42, when an object image is a bidirectional prediction image by using for this drawing 30 the control circuit shown roughly, and activating buffer memory 62-65 alternatively only using one side of the reference image memories 41 and 42, when an object image is a direction prediction image on the other hand, it can move and motion vector detection according to an object image can be performed in detecting-element MD\*\*A and MD\*\*B.

[0113] Drawing 31 is drawing showing roughly the configuration of last motion judging section FMD\*\* shown in drawing 24. In drawing 31 last motion judging section FMD\*\* The field judging circuit 81 where the motion vector MV1 from motion detecting-element MD\*\*A judges whether it exists in a search area SAB, The arithmetic circuit 82 which outputs the signal which performs the above-mentioned predetermined operation to motion detecting-element MD\*\*A, the evaluation value MAD from MD\*\*B (1), and MAD (2), and shows the sign of this result of an operation, AND circuit 83 which will output the signal of H level if the indication signal outside a field from the field judging circuit 81 and the negative indication signal from an arithmetic circuit 82 are received, The gate circuit 84 which it flows [ gate circuit ] when the output signal of AND circuit 83 is H level, and passes a motion vector MV1, and the gate circuit 85 which it flows [ gate circuit ] when the output signal of AND circuit 83 is L level, and passes a motion vector MV2 are included. Gate circuits 84 and 85 are set as an output hi-z state at the time of un-choosing.

[0114] The field judging circuit 81 outputs the signal of "1" (H level), when a motion vector MV1 is in the exterior of a search area SAB. An arithmetic circuit 82 outputs the signal of "1" (H level), when the result of an operation is negative. This field judging circuit 81 judges whether as compared with the horizontal nature of a search area SAB, and a perpendicular direction component, the motion vector MV1 exists the horizontal component H and vertical component V of a motion vector MV1 in a search area SAB according to that comparison result. An arithmetic circuit 82 calculates according to the above-mentioned criterion function type f, and only outputs the signal which shows the sign of this result of an operation. When the result of an operation is shown by two's complement display, the sign of the result of an operation can be judged by seeing the most significant bit.

[0115] Both AND circuits 83 output the signal of H level, when the signal from the field judging circuit 81 and an arithmetic circuit 82 is H level "1." Therefore, it is a time of the motion vector MV1 which motion detecting-element MD\*\*A detected being in the exterior of a search area SAB, and the result of an operation of an arithmetic circuit 82 showing negative that a gate circuit 84 flows. In addition to it, the motion vector MV2 which the gate circuit 85 flowed and was detected by motion detecting-element MD\*\*B is outputted as last motion vector FMV.

[0116] The configuration shown in this drawing 31 is prepared to each category of the motion vector finally generated. In frame prediction, a frame motion vector, the motion vector to the top field, and the motion vector to the bottom field exist, and the configuration shown in drawing 31 about each motion vector is prepared.

[0117] As mentioned above, if the gestalt 4 of implementation of this invention is followed, since it moves accommodative according to the prediction approach and inter-frame distance which are applied to the present image and the search area is assigned using the detecting element, motion vector detection can be performed efficiently.

[0118] Moreover, since the central point of a search area can be shifted from the location of the back, the whole screen is moving in the same direction, and when the part moves slightly, a motion vector can be detected efficiently.

[0119] [Gestalt 5 of operation] drawing 32 is drawing showing the allocation of a search area according to the gestalt 5 of implementation of this invention. Although the configuration shown in drawing 24 is used, in the configuration shown in this drawing 32, the center position of the search area SAB where the center position of the search area SAA assigned to motion detecting-element MD\*\*A is set as the



location [ point / (0 0) / back ] (ia, ja) shifted, and is assigned to motion detecting-element MD\*\*B is set as a location (ib, jb) which is different from a back point (0 0). In addition, it is set as the center position (ia, ja) and (ib, jb) a mutually different location of search areas SAA and SAB. Other configurations are the same as the configuration shown in drawing 24 . By changing mutually the center position of these search areas SAA and SAB, when two dynamic bodies move in the different direction, a motion vector can be detected on an effective target. Efficient motion detection is attained by making the search area SAB of motion detecting-element MD\*\*B which performs all retrieval follow to a motion of a fine dynamic body, and making motion detecting-element MD\*\*A which performs rough retrieval to a motion of the whole follow.

[0120] Drawing 33 is drawing showing roughly the configuration of the address-generation section for search areas contained in the control circuit (refer to drawing 29 ) in the gestalt 5 of implementation of this invention. In drawing 33 the address-generation section the motion vector MVA from motion detecting-element MD\*\*A the object for SAA which wins popularity over the picture of several sheets, or two or more template blocks, and determines the center position to a search area SAA -- with center position decision circuit 70ca the object for SAB which receives the motion vector MVB from motion detecting-element MD\*\*B over the picture of several sheets, or two or more template blocks, and determines the center position to the search area SAB to the present image -- with center position decision circuit 70cb Center position information is followed from center position decision circuit 70ca. the template block address AD from present image memory lead control circuit 70b shown in drawing 30 , and the object for SAA -- 70deca of address-generation circuits for SAA which generate the address which specifies the search area image data to a search area SAA, the template block address AD and the object for SAB -- the object for SAB which generates the address to a search area SAB according to the center position information from center position decision circuit 70cb -- the merits and demerits of address-generation circuit 70db, picture property indication signal B/P, and frame distance shown signal F/N -- following -- the object for SAA -- address-generation circuit 70ba and the object for SAB -- 70f of reference image memory lead control circuits which read pixel data from a reference image memory in response to the address signal from address-generation circuit 70bb is included.

[0121] the object for SAA -- center position decision circuit 70ca and the object for SAB -- center position decision circuit 70cb -- for example, in response to a motion vector, it stores over the picture of several sheets from motion detecting-element MD\*\*A and MD\*\*B, respectively, and the center position to search areas SAA and SAB is determined according to the hysteresis of the motion vector to the template block of the same location. In this case, it may be constituted so that this initialized center position may be modified in response to the motion vector information MVA and MVB from these motion detecting-element MD\*\*A and MD\*\*B in one picture.

[0122] The center position of the search area of motion detecting-element MD\*\*A and MD\*\*B can be changed by preparing two center position decision circuits, determining the center position to each search area, and generating the address for search window pixel data. For this moving in the direction in which two dynamic bodies differ, it can set, a search area can be set up according to the different direction of each, and a motion vector can be detected efficiently.

[0123] In addition, it is set up in the reference image with which search areas SAA and SAB differ mutually at the time of bidirectional prediction. In this case, the center position of the search area of the motion vector to each template block over these two reference images may be the same point (a back point is included), and you may differ mutually.

[0124] [Gestalt 6 of operation] drawing 34 is drawing showing the allocation of a search area according to the gestalt 6 of implementation of this invention. In the configuration shown in this drawing 34 , two motion detecting-element MD\*\*A and MD\*\*B are used like the gestalt 4 of operation as motion vector detection equipment. The sizes of the search areas SAA and SAB of these motion detecting-element MD\*\*A and MD\*\*B differ mutually. On the other hand, in the case of a direction prediction image, the central point of search areas SAA and SAB is set as a back point (0 0). Usually, possibility that a motion will concentrate near the back and a motion vector will be detected [ near this back point (0 0) ] is high. Therefore, the set point of whole motion prediction range F-code can be made small. Here, level and the

data in which the motion vector retrieval range of vertical is shown are stored [ in / on an MPEG method and / in prediction range F-code / a picture layer (frame which consists of images of one sheet) ] following a picture head. As for motion vector detection equipment, that motion vector retrieval range is set up based on this information. By fixing the central point of these search areas SAA and SAB to a back point (0 0), the configuration for changing the central point of a search area becomes unnecessary, and the amount of hardware is reduced.

[0125] In addition, the central point of a search area may be made the same still more nearly similarly to a bidirectional prediction image. Moreover, about a bidirectional prediction image, to each search area, it may be set up so that the central point may differ from a back point (0 0). The control circuit for the gestalt 6 of this operation is realized only in the gestalt 4 of previous operation by fixing the center position from a center position decision circuit to a back point (0 0).

[0126] As mentioned above, if the gestalt 6 of implementation of this invention is followed, since the central point of two search areas to a direction prediction image will be set as a back point on the other hand, it can search for a motion vector at the back point which a motion concentrates, and efficient motion vector detection can be performed, without increasing the amount of hardware.

[0127] [Gestalt 7 of operation] drawing 35 is drawing showing roughly allocation of the search area in the gestalt 7 of implementation of this invention. the case where an object image is a direction prediction image on the other hand in the configuration shown in this drawing 35 -- the center position (ia, ja) of search areas SAA and SAB -- and (ib, jb) it is carried out if it is \*\* mutually. This is the same as that of the gestalt 5 of previous operation. the central point at this time (ia, ja) -- and (ib, jb) sets one side as a back point (0 0). For example, when the central point (ib, jb) is set as a back point (0 0), a motion vector can be effectively detected to the image with which the whole screen moves in the same direction, and a part moves centering on a zero.

[0128] In the gestalt 7 of this operation, when an object image is a bidirectional prediction image, about how the central point of this search area is set up, it is arbitrary. It is because it is aimed at a different reference image.

[0129] the configuration of the address-generation section which shows drawing 33 for allocation of the search area shown in this drawing 35 -- setting -- the object for SAA -- center position decision circuit 70ca and the object for SAB -- it is good to use the configuration whose one side of center position decision circuit 70cb sets that center position as a back point (0 0) fixed. Of course, in the configuration shown in this drawing 35, the case where the center position which either center position decision circuit 70ca or 70cb(s) set up becomes equal to a back point (0 0) according to the hysteresis of a motion vector arises. in this case, that motion -- responding -- the center position (ia, ja) of search areas SAA and SAB -- and (ib, jb) is set as a back point (0 0) for one side according to a motion. When the central point (ia, ja) is set as a back point (0 0), a motion of the whole screen is small, and when only a part moves, a motion vector can be detected efficiently. Other configurations are the same as the gestalt 5 of the upper operation.

[0130] By setting the central point of one search area as a back point, the configuration for changing the location of the search area becomes unnecessary, and hardware capacity is reduced.

[0131] [Gestalt 8 of operation] drawing 36 is drawing showing roughly the configuration of the motion vector detection equipment according to the gestalt 8 of implementation of this invention. In drawing 36, motion vector detection equipment 1 contains last motion judging section FMD\*\* which determines the last motion vector according to the detection result of two motion detecting-element SMD\*\*C and SMD\*\*D, and these motion detecting-element MD\*\*C and MD\*\*D.

[0132] Motion detecting-element MD\*\*C detects a motion vector in integer precision, and the search area of the proper is the range of -64 to horizontal direction +60 perpendicular direction -32-+31. The number of evaluation pixels is 64 pixels, and a template block has the size of a 16-pixel line and a 4-pixel train.

[0133] Motion detecting-element MD\*\*D performs motion vector detection in fraction precision (half pel precision). The search area of the proper is the range of a horizontal direction -4-+3 and a perpendicular direction -2-+1. The number of evaluation pixels is 128 pixels, and uses the size of a 8-

pixel train and a 16-pixel line as a template block.

[0134] In the configuration shown in this drawing 36, motion detecting-element MD\*\*C detects a motion vector first in integer precision. Based on the motion vector called for in this integer precision, motion detecting-element MD\*\*D detects a motion vector in the field of that near in fraction precision. Last motion judging section FMD\*\* outputs the motion vector called for in the fraction precision from this motion detecting-element MD\*\*D as the last motion vector.

[0135] Drawing 37 is drawing showing allocation of the search area in the case of an object image bidirectional prediction image. In drawing 37, the long reference image of a frame period is assigned to motion detecting-element MD\*\*C, and rough retrieval is performed in the search area SAC. On the other hand, the short reference image of a frame period is assigned to motion detecting-element MD\*\*D, and all retrieval is performed in half pel precision in the subsearch area SAD. In this half pel precision, a motion vector component changes in 0.5 units.

[0136] By moving by integer precision and assigning the long reference image of this frame period to detecting-element MD\*\*C, it can reach far and wide, a motion vector can be detected, and a motion vector can be efficiently detected to the big image of a motion. At this time, rough retrieval (subsampling of an evaluating point) is performed and motion vector detection time can be shortened.

[0137] On the other hand, to the short reference image of a frame period, by motion detecting-element MD\*\*D of half pel precision, the narrow range is searched everywhere and a motion vector is correctly detected to the small image of a motion.

[0138] Drawing 38 shows allocation of a search area in case an object image is a direction prediction image on the other hand. On the other hand, as for motion detecting-element MD\*\*C, in the case of a direction prediction image, the search area SAC has the large area of a horizontal direction -64-+63 and a perpendicular direction -32-+31. To this wide range retrieval, although you may be any of rough retrieval and all retrieval, it is desirable to perform rough retrieval, since it is wide range in order to shorten the operation time. If a motion vector is detected in this search area SAC, this detected motion vector information will be given to motion detecting-element MD\*\*D, and will perform motion vector detection focusing on this detected motion vector (i, j) in motion detecting-element MD\*\*D in that search area SAD (size is horizontally - 4-+3 and perpendicular direction -2-+1). Thereby, while a motion is big, a motion vector is detectable efficiently and correctly to a direction prediction image.

[0139] Drawing 39 is drawing showing distribution of the pixel used at the time of half pel precision. As shown in drawing 39, on a screen, the pixel shown by the white round mark is arranged in the shape of a matrix. A contiguity pixel is used between this pixel at the time of half pel precision retrieval, and a interpolation pixel is generated and inserted. When a interpolation pixel exists in the 4-pixel middle, a interpolation pixel is generated by calculating the average of 4 pixels of contiguity. A interpolation pixel is generated by the average of 2 pixels of contiguity when it is the case (a horizontal component or a vertical component is nonintegral) where it is arranged between 2 pixels.

[0140] Therefore, in motion detecting-element MD\*\*D of this half pel precision, the interpolation circuit 90 which interpolates a search area pixel in the preceding paragraph of operation part, and generates a interpolation pixel in it is formed. The interpolation pixel generated by this interpolation circuit and the original pixel are given as search area pixel data to operation part.

[0141] Drawing 40 is drawing showing the configuration of motion detecting-element MD\*\*D roughly. The operation part 2 to which motion detecting-element MD\*\*D performs data processing in drawing 40 in response to the template block pixel data PX and the search window pixel data PY, The evaluation value from the adder unit 3 adding the evaluation value component from operation part 2 and an adder unit 3 is compared with the evaluation value of a previous cycle. The comparator 4 which detects a motion vector candidate, and the interpolation circuit 90 which generates interpolation data from the search area pixel data by which a shift-out is carried out from operation part 2, The operation part 92 which performs the same operation as operation part 2 according to the search area pixel data from an interpolation circuit 90, and the template pixel data PX, The comparator 94 which detects a motion vector candidate according to the evaluation value adding the evaluation value component which operation part 92 outputs of an adder unit 93 and an adder unit 93, and the last comparator 95 which

detects the last motion vector according to the evaluation value which comparators 4 and 94 output are included.

[0142] From operation part 2, as previously explained in drawing 6 (B) from drawing 3, the shift-out of every 1 pixel of the search area pixel data is carried out. This pixel data by which a shift-out is carried out is pixel data scanned by the perpendicular direction in a search area. An interpolation circuit 90 consists of vertical sizes, i.e., 20-pixel delay circuit, and 1-pixel delay circuits of the search window, and generates a interpolation pixel. Operation part 92 receives this interpolation pixel data as search area pixel data. Therefore, in motion detecting-element MD\*\*D of the half pel precision shown in this drawing 40, the motion vector in integer precision is detected in operation part 2, and when a required number of interpolation pixel data are generated by the interpolation circuit 90 and it is stored, evaluation value calculation by this fraction precision (level fraction at least with nonintegral one side of a vertical component) can be performed in parallel.

[0143] In the last comparator 95, after the vector in integer precision is detected in this operation part 2, the last comparator 95 latches the motion vector candidate value which that comparator 4 outputs, and the evaluation value of correspondence, and determines the last motion vector as compared with the evaluation value given from a comparator 94. Therefore, in parallel to the math operation in the operation part 92 in this fraction precision, evaluation value calculation to the following template block can be performed in operation part 2.

[0144] The search area pixel data PY given to operation part 2 are given in parallel to motion detecting-element MD\*\*C, when an object image is a direction prediction image on the other hand. When an object image is a bidirectional prediction image, based on the motion detection result in motion detecting-element MD\*\*C, the search area is determined and it is read from a reference image memory.

[0145] The motion vector detection structure of a system to the gestalt 8 of this operation becomes being the same as that of the configuration shown in drawing 29. The storing capacity of the buffer memory 62-65 shown in drawing 29 only differs (since the storage capacity is set up according to a search area).

[0146] Drawing 41 is drawing showing roughly the configuration of the memory control section in the gestalt 8 of implementation of this invention. The present image memory lead control circuit 100 where a memory lead control section controls read-out of the pixel data of the present image memory in drawing 41, The address-generation circuit 102 for SAC which generates the address to a search area SAC according to the template block address AD from the present image memory lead control circuit 100, The SAD address-generation circuit 103 which answers picture property indication signal B/P and generates the address to a search area SAD according to either the template block address AD or the motion vector MV, The judgment circuit 104 before and after judging in any of a reference image memory the near reference image is stored in time according to picture property indication signal B/P, Judgment result indication signal F/N from the order judging circuit 104 and picture property indication signal B/P are followed. The reference image memory lead control circuit 105 which controls access to each reference image memory according to the address given from the address-generation circuits 102 and 103, The buffer memory lead control circuit 106 which controls read-out of buffer memory according to indication signal B/P and F/N is included.

[0147] When buffer memory stores the pixel data of the size of a search area, respectively, the buffer memory lead control circuit 106 controls read-out of buffer memory to read vertical pixel data for the pixel data of the search area one by one. In equipping buffer memory with the capacity which stores the pixel data of a search window and having a first in first out configuration, the buffer memory lead control circuit 106 only controls the activity / non-activity of buffer memory.

[0148] The reference image memory lead control circuit 105 stores in read-out and sequential buffer memory the pixel data written in in order of the raster scan in the mode of the pixel which the perpendicular direction of the search area follows. The configuration of this buffer memory is a mere example, buffer memory may consist of random access memory, pixel data may be stored in order of a raster scan, and subsequently to a perpendicular direction, the configuration to which address translation is carried out in the time of a pixel data store and read-out may be used so that pixel data may be read one by one for every train of a search window.

[0149] In the configuration of a control section shown in this drawing 41 , when PIKUCHUA property indication signal B/P indicates that an object image is a bidirectional prediction image, the address-generation circuit 103 for SAB disregards a motion vector MV, and generates the address to the search area SAB of motion detecting-element MD\*\*B according to the template block address AD. To the reference image memory the order judging circuit 104 judged that stores near image data in time, the reference image memory lead control circuit 105 gives the address given from the address-generation circuit 102 for SAC, and gives the address generated by the address-generation circuit 103 for SAB to the reference image memory which, on the other hand, stores the far namely, long image data of a frame period in time. The buffer memory in which the buffer memory lead control circuit 106 was similarly established corresponding to the reference image memory which gets mixed up in time is activated, respectively.

[0150] On the other hand, when PIKUCHUA property indication signal B/P indicates that an object image is a direction prediction image on the other hand, the address-generation circuit 103 for SAB disregards the template block address AD. The address-generation circuit 102 for SAC generates the address to motion detecting-element MD\*\*C according to the template block address AD. The reference image memory lead control circuit 105 is accessed to the reference image memory written in previously according to picture property indication signal B/P, and stores the pixel data for a search area SAC in the buffer memory corresponding to read-out one by one. According to picture property indication signal B/P, the buffer memory of correspondence is activated, and the pixel data for a search area SAC are read one by one, it moves, and the buffer memory lead control circuit 106 is given to detecting-element MD\*\*C. If the motion detection actuation in this motion detecting-element MD\*\*C is completed, subsequently, it will activate and the address-generation circuit 103 for SAB will generate the address to a search area SAD based on the motion vector MV of the detected integer precision. According to the address subsequently given from this address-generation circuit 103 for SAD, the reference image memory lead control circuit 105 accesses the reference image memory of correspondence again, and gives required pixel data to the buffer memory of read-out correspondence. It moves and the buffer memory lead control circuit 106 gives search area pixel data to detecting-element MD\*\*D, in order to read pixel data from the buffer memory of correspondence and to perform motion detection in half pel precision again.

[0151] In addition, in the gestalt 8 of this operation, when processing a direction prediction image on the other hand, the core of that search area is set as the back point (0 0). This is because it cannot be necessary to shift especially the central point from a back point in order to detect a motion vector in a search area SAD in half pel precision.

[0152] As mentioned above, if the gestalt 8 of implementation of this invention is followed, since the motion detecting element of integer precision and half pel precision will be used accommodative according to the property (predicting-coding method) of the image used as a processing object, a motion vector is efficiently detectable.

[0153] In the configuration] above-mentioned configuration besides [, when the number of evaluation pixels is 64, the template block by which the subsample was carried out to the 4-pixel train and the 16-pixel line is used. This assumes the case where a frame image is encoded. However, the template block with which the subsample of a 8-pixel line and the 8-pixel train was carried out [ the object image / this number of evaluation pixels ] for 64 in that case in the case of the field image may be used.

[0154] Moreover, as a configuration of motion detecting-element MD\*\*D of half pel precision, the processor which ISHIHARA in above-mentioned ISSCC etc. indicates may be used, for example. Moreover, the detection precision of this motion detecting-element MD\*\*D may be other fraction precision, such as one fourth.

[0155]

[Effect of the Invention] As mentioned above, if this invention is followed, since the motion detecting element from which the number of evaluation pixels differs is prepared and these motion detecting elements are properly used according to the property of an object image, a motion vector can be detected efficiently, and increase of the amount of hardware can also be reduced, it can respond and power

consumption can also be reduced.

[0156] If invention concerning claim 1 is followed, two or more motion vector detection units from which either [ at least ] a template block size or search area size differs mutually are prepared, and since it constitutes so that the configurations of the search area as the whole may differ the \*\*\*\*\* unit of these plurality according to the property of the present image which is applicable, and the search area of two or more motion vector detection units may be set up, according to an object image, a motion vector is efficiently detectable in the small amount of hardware.

[0157] If invention concerning claim 2 is followed, since the motion detecting element which detects a motion vector in integer precision as a motion vector detection unit, and the motion vector detecting element which detects a motion vector in fraction precision are prepared, according to the property of an object image, it can search for a motion vector efficiently.

[0158] If invention concerning claim 3 is followed, when the motion vector detection unit of the size of a template block will be used, When an object image is a bidirectional prediction image, a near reference image is processed in a motion vector detection unit with a big template block size in time. Since it constitutes in time so that a far reference image may be processed in a motion vector detection unit with a small template block size, by the small motion detecting element of a template block size, i.e., the number of evaluation pixels reaching far and wide -- a motion -- being detectable -- a big motion -- receiving -- wide range motion vector retrieval -- carrying out -- and -- time -- a near reference image -- receiving -- There are few amounts of motions and a motion vector can be correctly detected using the template block with the big number of evaluation pixels to the small reference image of change.

[0159] Since it constitutes to a near reference image to a bidirectional prediction image in time so that it may process by the small motion detecting element of search area size and may process by the big motion detecting element of a search area to a far reference image in time if invention concerning claim 4 is followed, according to frame distance, i.e., the size of a motion, a motion vector is correctly [ efficiently and ] detectable.

[0160] If invention concerning claim 5 is followed, since it constitutes so that a search area may process [ as opposed to / in time / the time of coding of a bidirectional prediction image / a near reference image ] by the large and, small motion detecting element of a template block size by the far reference image in time [ search area size processes by the small and big motion detecting element of a template block size, and ], the motion vector retrieval range can be set up according to the difference of the amount of motions, and a motion vector can be detected efficiently.

[0161] If invention concerning claim 6 is followed, a near reference image will be processed by the motion vector detecting element of fraction precision in time at the time of coding of a bidirectional prediction image. Since it constitutes so that the reference image of the one distant in time may be processed in the motion vector detection unit of integer precision, few reference images of the amount of motions are received. A motion vector can be detected correctly, and a motion vector can be detected at a high speed in integer precision to the large reference image of a motion, and efficient motion vector detection can be performed.

[0162] Since it constitutes so that a mutually different search area to each detection unit may be assigned when an object image is a direction prediction image on the other hand if invention concerning claim 7 is followed, the whole search area can be made large and it can search for a motion vector to the big reference image of a frame period over the large range efficiently.

[0163] If invention concerning claim 8 is followed, when an object image will be a direction prediction image on the other hand, the retrieval range of a motion vector is determined as a screen focusing on a pixel which is different in each other, and since it constitutes so that a mutually different motion vector detecting element may be searched for a motion vector, according to a motion of an image, it can search for a motion vector efficiently.

[0164] If invention concerning claim 9 is followed, when an object image will be a direction prediction image on the other hand, a search area is set up centering on the different central point from a back point, the search area of mutually different size in two or more detecting elements of each is set up, since it constitutes so that motion vector detection may be performed, the motion vector retrieval range



can be set up according to a motion of an image, and a motion vector can be detected efficiently.

[0165] If invention concerning claim 10 is followed, since one of the mutually different central point will be set as a back point, a motion of the whole image can detect a motion vector efficiently also to the image with which only a part moves few.

[0166] Since the search area where the central point differs is constituted so that sizes may differ mutually if invention concerning claim 11 is followed, a search area can be set up to the big body of a motion so that a motion vector can be detected correctly.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] It is equipment for detecting a motion vector according to a block matching method. Receive the template block pixel data contained in the present image, and the search area pixel data contained in a reference image, and predetermined data processing according to said block matching method is performed. It has two or more motion vector detection units for detecting the motion vector of said template block based on this processing result. Said two or more motion vector detection units The motion vector detection unit from which either [ at least ] the size of said template block or the size of said search area differs mutually is included. Said template block size The number of pixels with the unit of said block matching method used for motion vector evaluation among the pixels of the becoming macro block is shown. Said search area size So that the magnitude of the retrieval range of a motion vector may be shown and the motion vector retrieval range as said two or more whole motion vector detection units in a reference image may differ according to the property of the present image including said template block The control circuit for setting up the search area of two or more of said motion vector detection units, And motion vector detection equipment equipped with the motion vector decision circuit for determining the last motion vector to said template block in response to the motion vector information from said two or more motion vector detection units.

[Claim 2] Said two or more motion vector detection units are motion vector detection equipment containing the integer precision motion vector detection unit which detects a motion vector in integer precision, and the fraction precision motion vector detection unit which detects a motion vector in fraction precision according to claim 1.

[Claim 3] Said two or more motion vector detection units contain the motion vector detection unit from which a template block size differs mutually. Said control circuit At the time of the bidirectional prediction image which detects a motion vector using two reference images with which said present image gets mixed up in time A near reference image is assigned in time to a motion vector detection unit with said bigger template block size to said present image between said two reference images. And motion vector detection equipment including the means which assigns a far reference image in time to the motion vector detection unit of the one where said template block size is small to said present image according to claim 1.

[Claim 4] A motion vector detection unit with said two or more motion vector detection units big [ search area size ], A motion vector detection unit with said small search area size is included. Said control circuit At the time of the bidirectional prediction image which detects a motion vector using two reference images with which said present image gets mixed up in time Include the means which assigns the reference image time more near said present image to a motion vector detection unit with said bigger search area size, and assigns allocation and the reference image of the one distant in time to the motion vector detection unit of the one where said search area size is small. Motion vector detection equipment according to claim 1.

[Claim 5] The small motion vector detection unit of said search area size with said template block size large [ said two or more motion vector detection units ] and, A motion vector detection unit with said



big search area size with said small and template block size is included. Said control circuit At the time of the bidirectional prediction image with which said present image detects a motion vector using two reference images which get mixed up in time Between said two reference images, in said present image It receives. The reference image of the nearer one in time Said search area size Include a means by which said search area size assigns allocation and the reference image of the one distant in time to a large motion vector detection unit with said small template block size in a small motion vector detection unit with said big template block size. Motion vector detection equipment according to claim 1.

[Claim 6] Said control circuit is motion vector detection equipment including the means which assigns the reference image of the one distant [ from the motion vector detection unit of said fraction precision ] in time in allocation and said present image to the motion vector detection unit of said integer precision for the reference image of the direction near said present image in time between said two reference images according to claim 2 at the time of the bidirectional prediction image which detects a motion vector using two reference images with which said present image gets mixed up in time.

[Claim 7] Said control circuit is motion vector detection equipment according to claim 1 with which the motion vector retrieval range to said template block is appointed in said whole subsearch area including the means which assigns the sub[ when motion vector detection is performed using the reference image with which said present image exists in a direction on the other hand in time ] search area which is [ as opposed to / the time of a direction prediction image / on the other hand / said two or more motion vector detection units ] mutually different about said template block.

[Claim 8] Said control circuit is motion vector detection equipment according to claim 1 or 2 which sets up the retrieval range of a motion vector by making into the central point a pixel which performs motion vector detection using the reference image with which said present image exists in a direction on the other hand in time, and which is mutually [ on a screen ] different on the other hand at the time of a direction prediction image, and includes a means distribute the retrieval range where these central point differs to said two or more motion vector detection units.

[Claim 9] Said control circuit is motion vector detection equipment according to claim 1 or 2 which, on the other hand, includes a means to distribute the search area which set up and this set up the search area to said two or more motion vector detection units, by making into the central point a different pixel from the central point of said template block which predicts by said present image moving using the reference image which exists in a direction on the other hand in time at the time of a direction prediction image.

[Claim 10] One of said the different central point is motion vector detection equipment according to claim 8 which is a back point corresponding to the central point of said template block.

[Claim 11] The search area where said central point differs is motion vector detection equipment according to claim 8 with which sizes differ mutually.

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-308064

(P2000-308064A)

(43) 公開日 平成12年11月2日(2000.11.2)

(51) Int.Cl.<sup>7</sup>

H 0 4 N 7/32

識別記号

F I

H 0 4 N 7/137

テームコード\*(参考)

Z 5 C 0 5 9

審査請求 未請求 請求項の数11 O L (全 26 頁)

(21) 出願番号 特願平11-114664

(22) 出願日 平成11年4月22日(1999.4.22)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 花見 充雄

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72) 発明者 松村 哲哉

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外3名)

最終頁に続く

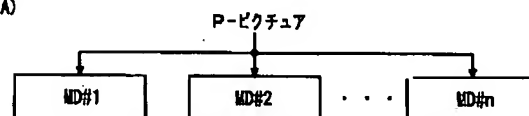
(54) 【発明の名称】 動きベクトル検出装置

(57) 【要約】 (修正有)

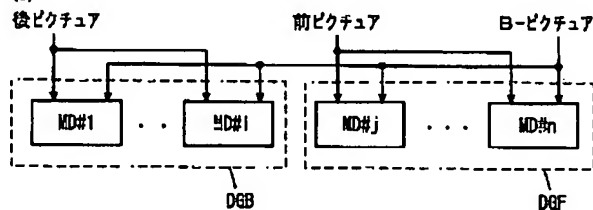
【課題】 ハードウェア量および消費電力を増加させることなく効率的に動きベクトルを検出する。

【解決手段】 テンプレートブロックサイズすなわち評価画素数およびサーチエリアサイズの少なくとも一方が互いに異なる複数の動き検出部(MD#1~MD#n)を対象画像の性質すなわち予測符号化方式に応じて適応的に使い分ける。例えば、双方向予測画像のとき、前記2つの参照画像のうち前記現画像に対し時間的に近い方の参照画像を前記サーチエリアサイズが小さくかつ前記テンプレートブロックサイズが大きな動きベクトル検出ユニットに割当てる。一方向予測画像のとき、画面上の互いに異なる画素点を中心点として動きベクトルの探索範囲を設定し、これらの中心点の異なる探索範囲を前記複数の動きベクトル検出ユニットへ振分ける。

(A)



(B)



【特許請求の範囲】

【請求項1】 ブロックマッチング法に従って動きベクトルを検出するための装置であって、

現画像に含まれるテンプレートブロック画素データと参照画像に含まれるサーチエリア画素データとを受け、前記ブロックマッチング法に従った所定の演算処理を施して、該処理結果に基づいて前記テンプレートブロックの動きベクトルを検出するための複数の動きベクトル検出ユニットを備え、前記複数の動きベクトル検出ユニットは、前記テンプレートブロックのサイズおよび前記サーチエリアのサイズの少なくとも一方が互いに異なる動きベクトル検出ユニットを含み、前記テンプレートブロックサイズは、前記ブロックマッチング法の単位となるマクロブロックの画素のうち動きベクトル評価に用いられる画素数を示し、前記サーチエリアサイズは、動きベクトルの探索範囲の大きさを示し、

前記テンプレートブロックを含む現画像の性質に従って参照画像における前記複数の動きベクトル検出ユニット全体としての動きベクトル探索範囲が異なるように、前記複数の動きベクトル検出ユニットのサーチエリアを設定するための制御回路、および前記複数の動きベクトル検出ユニットからの動きベクトル情報を受けて、前記テンプレートブロックに対する最終の動きベクトルを決定するための動きベクトル決定回路を備える、動きベクトル検出装置。

【請求項2】 前記複数の動きベクトル検出ユニットは、整数精度で動きベクトルを検出する整数精度動きベクトル検出ユニットと、分数精度で動きベクトルを検出する分数精度動きベクトル検出ユニットを含む、請求項1記載の動きベクトル検出装置。

【請求項3】 前記複数の動きベクトル検出ユニットは、テンプレートブロックサイズが互いに異なる動きベクトル検出ユニットを含み、

前記制御回路は、

前記現画像が時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、前記2つの参照画像のうち前記現画像に対し時間的に近い参照画像を前記テンプレートブロックサイズの大きな方の動きベクトル検出ユニットに割当て、かつ前記現画像に対し時間的に遠い参照画像を前記テンプレートブロックサイズの小さな方の動きベクトル検出ユニットに割当てる手段を含む、請求項1記載の動きベクトル検出装置。

【請求項4】 前記複数の動きベクトル検出ユニットは、サーチエリアサイズの大きな動きベクトル検出ユニットと、前記サーチエリアサイズの小さな動きベクトル検出ユニットとを含み、

前記制御回路は、前記現画像が時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、前記現画像に時間的に近い参照画像を前記サーチエリアサイズの大きな方の動きベクトル検出ユ

ニットに割当てかつ時間的に遠い方の参照画像を前記サーチエリアサイズの小さな方の動きベクトル検出ユニットに割当てる手段を含む、請求項1記載の動きベクトル検出装置。

【請求項5】 前記複数の動きベクトル検出ユニットは、前記テンプレートブロックサイズが大きくかつ前記サーチエリアサイズの小さな動きベクトル検出ユニットと、前記テンプレートブロックサイズが小さくかつ前記サーチエリアサイズが大きな動きベクトル検出ユニットとを含み、

前記制御回路は、前記現画像が、時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、前記2つの参照画像のうち前記現画像に対し時間的に近い方の参照画像を前記サーチエリアサイズが小さくかつ前記テンプレートブロックサイズが大きな動きベクトル検出ユニットに割当てかつ時間的に遠い方の参照画像を前記サーチエリアサイズが大きくかつ前記テンプレートブロックサイズの小さな動きベクトル検出ユニットへ割当てる手段を含む、請求項1記載の動きベクトル検出装置。

【請求項6】 前記制御回路は、前記現画像が時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、前記2つの参照画像のうち前記現画像に時間的に近い方の参照画像を前記分数精度の動きベクトル検出ユニットに割当てかつ前記現画像に時間的に遠い方の参照画像を前記整数精度の動きベクトル検出ユニットに割当てる手段を含む、請求項2記載の動きベクトル検出装置。

【請求項7】 前記制御回路は、前記現画像が時間的に一方方向に存在する参照画像を用いて動きベクトル検出を行なう一方方向予測画像のとき、前記複数の動きベクトル検出ユニットに対し、前記テンプレートブロックについて互いに異なるサブサーチエリアを割当てる手段を含み、前記サブサーチエリア全体で前記テンプレートブロックに対する動きベクトル探索範囲が定められる、請求項1記載の動きベクトル検出装置。

【請求項8】 前記制御回路は、前記現画像が時間的に一方方向に存在する参照画像を用いて動きベクトル検出を行なう一方方向予測画像のとき、画面上の互いに異なる画素点を中心点として動きベクトルの探索範囲を設定し、これらの中心点の異なる探索範囲を前記複数の動きベクトル検出ユニットへ振分ける手段を含む、請求項1または2記載の動きベクトル検出装置。

【請求項9】 前記制御回路は、前記現画像が時間的に一方方向に存在する参照画像を用いて動き予測を行なう一方方向予測画像のとき、前記テンプレートブロックの中心点と異なる画素点を中心点としてサーチエリアを設定し、該設定したサーチエリアを前記複数の動きベクトル検出ユニットに振分ける手段を含む、請求項1または2記載の動きベクトル検出装置。

【請求項10】 前記異なる中心点の1つは、前記テンプレートブロックの中心点に対応する真裏点である、請求項8記載の動きベクトル検出装置。

【請求項11】 前記中心点の異なるサーチエリアは、互いにサイズが異なる、請求項8記載の動きベクトル検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、動きベクトル検出装置に関し、特に、デジタル動画画像圧縮システムに用いられる動きベクトル検出装置に関する。

【0002】

【従来の技術】膨大な量の画像データを高速かつ効率的に伝送するために、画像データを圧縮してデータ量を削減して転送することが行なわれる。この画像データ圧縮手法の1つに、動画画像を対象とするMPEG方式がある。このMPEG方式においては、ブロックマッチング法に従って、画像ブロック単位で動きベクトルを検出し、現画像ブロックと予測画像ブロックの画素の差分値を動きベクトルとともに伝送する。差分値を伝送データとして用いるため、予測画像ブロックと現画像ブロックの一致度が大きい場合（動きの小さい場合）、差分値は小さく、伝送データ量を低減することができる。動きが大きく、この予測画像ブロックと現画像ブロックの一致度が小さい場合には、逆にデータ伝送量が増加する。

【0003】ブロックサイズが小さいと検出精度が高くなるが、伝送データ量が増加する。通常、MPEG方式のブロックマッチング法においては、動きベクトル検出の単位ブロックとして、16画素・16画素のサイズを有するマクロブロックが用いられる。MPEG方式においては、ピクチャデータは、複数のマクロブロックを含むフレーム単位で伝送される。

【0004】図42は、ブロックマッチング法における画面分割の構成を概略的に示す図である。図42において、1枚の画像（ピクチャ）IGは、複数のマクロブロックMBに分割される。図42においては、一例として、4行・5列のマクロブロックに画像が分割される構成が一例として示される。通常、マクロブロックMBは、16画素・16画素のサイズを有し、この1枚の画像IGに含まれるマクロブロックMBの数は、画像IGを構成する画素数により適当定められる。

【0005】図43は、ブロックマッチング法における動きベクトル検出操作を示す図である。図43において、動きベクトル探索対象となる現画像ブロックCBに対し、所定のサイズを有するサーチエリアSEが定められる。このサーチエリアSEは、図42に示す画像IGに含まれるマクロブロック（テンプレートブロック）MBの画面上の位置を中心として水平および垂直方向に予め定められた大きさを有する。このサーチエリアSE内において、現画像ブロックCBの位置に対応する位置

（真裏点）から、サーチエリアSEに含まれる参照画像ブロックRBの位置ベクトル（ $i, a$ ）が動きベクトル候補として定められる。この現画像ブロックCBと参照画像ブロックRBの相関度が求められる。通常、この現画像ブロックCBおよび参照画像ブロックRBの互いに対応する位置に存在する画素の差分絶対値または二乗差分値の総和が評価値として求められる。サーチエリアSE内のすべての位置ベクトルについて評価値を求め、最も評価値の小さな参照画像ブロックの変位ベクトルを、この現画像ブロックCBに対する動きベクトルとして決定する。

【0006】現画像ブロックCBの画素データを $a_{ij}$ 、参照画像ブロックRBの画素データを $b_{ij}$ とすると、評価値は、たとえば次式で求められる。

$$【0007】E = \sum |a_{ij} - b_{ij}|$$

または

$$E = (\sum a_{ij}^2 - b_{ij}^2)$$

したがって、この評価値算出のためには、数多くの演算を行なう必要があり、またサーチエリアSE内のすべての参照ブロックRBに対する評価値を求めた後に動きベクトルを決定するため、数多くの演算操作が必要とされる。この動きベクトル検出演算を高速で行なうために、種々の演算アルゴリズムが提案されている。MPEG方式に従う動画画像圧縮システムにおける演算アルゴリズムについては、以下の文献に解説されている。

【0008】P. Pirsch et al., "VLSI Architecture for Video Compression-A Survey", Proc. IEEE Vol. 83, No. 2, pp. 220-246, 1995.

M. Yoshimoto et al., "ULSI Realization of MPEG2 Realtime Video Encoder and Decoder-An Overview", IEICE Trans. Electron., Vol. E78-C, No. 12, pp. 1668-1681, 1995.

田中他, 「MPEG2 符号化LSIが家庭を変える」, 日経エレクトロニクス1998年3月9日号 (No. 711)

また、動きベクトルを高速で検出することを目的とする動き検出演算用LSIについては、以下の文献に解説が記載されている。

【0009】K. Ishihara et al., "A-Half-Pel Precision MPEG2 Motion Estimation Processor with Concurrent Three-Vector Search", ISSCC Digest of Technical Papers, pp. 288-289, 1995.

A. Ohtani et al., "A Motion Estimation Processor for MPEG2 Video RealTime Encoding at Wide Search Range", Proc. IEEE Custom Integrated Circuits Conference, pp. 405-408, 1995.

A. Hanami et al., "A 165-GOPS Motion Estimation Processor with Adaptive Dual-Array Architecture for High Quality Video-Encoding Applications", Proc. IEEE Custom Integrated Circuits Conference, pp.

169-172, 1998.

【0010】

【発明が解決しようとする課題】サーチエリア内のすべての動きベクトル候補について評価値を求める全サンプル全探索方式は、最も正確に動きベクトルを検出することができる。すなわち、探索対象画像ブロック（テンプレートブロック）と参照画像ブロックのすべての画素データの差分演算を行なって評価値を求め、これらのサーチエリア内の全ての評価点についての評価値のうち最小値を有する参照画像ブロックの位置ベクトルを動きベクトルと決定することができる。

【0011】しかしながら、この全サンプル全探索方式では、演算量が非常に多く、動きベクトル決定に長時間を要するため、演算量を低減して、高速で動きベクトルを検出するためには、評価点を低減するためにサーチエリアを狭くする必要がある。したがって、1つのLSIで動きベクトル検出装置を実現した場合、1つのLSIの動きベクトル検出装置の動きベクトル探索範囲を狭くする必要がある。したがって、この全サンプル全探索方式に従って広い範囲にわたって動きベクトルを探索するためには、複数のLSI（動きベクトル検出装置）を並列に動作させる必要があり、使用するLSIの個数が多くなり、消費電力および装置規模が増大するという問題が生じる。

【0012】全サンプル全探索方式の演算量を低減するために種々の方式が提案されている。このような方式には、各探索位置（動きベクトル候補：評価点）において、一部の画素データについてのみ差分演算を行なうサブサンプリング方式、特定のアルゴリズムに従ってサーチエリアの一部の座標位置でのみテンプレートブロックと参照画像ブロックの差分演算を行なうアルゴリズム探索方式、およびサブサンプリング方式とアルゴリズム探索方式を組合せるなどの方式がある。サブサンプリング方式とアルゴリズム探索方式とを組合せる方式を用いた動きベクトル検出回路を備えた動画画像圧縮装置は、たとえば以下の文献に示されている。

【0013】M. Mizuno et al., "A 1.5 W Single-Chip MPEG2 MP@ML Encoder with Low-Power Motion Estimation and Clocking", ISSCC Digest of Technical Papers, pp. 256-257, 1997.

しかしながら、これらの動きベクトル探索方式においては、サーチエリア（動きベクトル探索範囲）のサイズは固定されており、また、入力される現画像データの性質に依存せずに静的に定められたアルゴリズムに従って動きベクトルの探索を行なっている。したがって、ある現画像データに対しては、全サンプル全探索方式と同程度の評価値を有する動きベクトルを探索できても、別の現画像データに対しては全サンプル全探索方式に比べてかなり大きな評価値を有する動きベクトルが検出され、効率的なデータ圧縮を行なうことができなくなるという欠

点が生じる。すなわち、MPEG方式においては、現画像は、フレーム内予測（またはフィールド内予測）符号化、時間的に前の画像から画像を予測する一方方向予測符号化、および時間的に前後する2つの画像を用いて予測画像を生成する双方向予測符号化のいずれかに従って符号化される。

【0014】図44は、画像シーケンスの一例を示す図である。MPEG方式においては画像は、フレームまたはフィールドで構成され、画像には、基準フレームとしてフレーム（フィールド）内予測が行なわれるIピクチャ、時間的に前後する2つのピクチャを用いて予測を行なうBピクチャ、および過去の画像を用いて予測を行なうPピクチャがある。Iピクチャは、所定数のフレーム（またはフィールド）ごとに挿入される。Pピクチャは、3枚の画像ごとに挿入される。これらの間に、Bピクチャが挿入される。図44においては、Iピクチャ401、Bピクチャ402および403、Pピクチャ404、およびBピクチャ405および406を示す。各ピクチャの性質を示すI、BおよびPの下に付された数字は、時間的な順序を示す。

【0015】Bピクチャ402の予測には、時間的に前（過去）のIピクチャ401を用いる予測411および時間的に後のPピクチャ404を用いる予測412が行なわれる。Bピクチャは、予測には用いられない。Pピクチャ404の予測413は、時間的に前に存在するIピクチャ401を用いて行なわれる。

【0016】Bピクチャ402とPピクチャ404の間には、1枚のBピクチャ403が存在する。したがって、Bピクチャ402とIピクチャ401の間の時間差（フレーム距離と以下称す）とPピクチャ404とBピクチャ402のフレーム距離が異なる。フレーム距離が長い場合、動きの量が大きくなるため、できる限り広い予測範囲を設定する必要がある。すなわち動きベクトルを探索する範囲を広くする必要がある。逆に、フレーム距離が短い場合には、動き量が小さいため、予測範囲が狭くても、最適な動きベクトルを検出することが可能である。したがって、Pピクチャの場合、一方方向予測413のフレーム距離が長い場合、できるだけ広いサーチエリアを設定する必要がある。一方、双方向予測411または412は前方予測（または後方向予測）の場合、フレーム距離を考慮してサーチエリアを決定し、そのサーチエリアをそれぞれの参照画像に割当てることが望まれる。

【0017】しかしながら、従来の場合、この予測時のフレーム距離を全く考慮せずに、固定的に動きベクトル検出操作が行なわれていたため、対象となる現画像に対し、不必要に広いサーチエリアが設定されるかまたは狭いサーチエリアが設定され、効率的にかつ正確に動きベクトルを検出することができないという問題があった。

【0018】それゆえ、この発明の目的は、一方方向お

よび双方向予測両者に関して、ハードウェア量を増加させることなく効率的に動きベクトルを検出することのできる動きベクトル検出装置を提供することである。

【0019】この発明の他の目的は、一方方向予測および双方向予測両者に対する動きベクトル検出効率とハードウェア量との比を改善することのできる動きベクトル検出装置を提供することである。

【0020】

【課題を解決するための手段】請求項1にかかる動きベクトル検出装置は、テンプレートブロック画素データとサーチエリア画素データとを受け、ブロックマッチング法に従った所定の演算処理を施して、その処理結果に基づいてテンプレートブロックの動きベクトルを検出するための複数の動きベクトル検出ユニットを備える。これら複数の動きベクトル検出ユニットは、テンプレートブロックのサイズおよびサーチエリアのサイズの少なくとも一方が互いに異なる動きベクトル検出ユニットを含む。テンプレートブロックサイズはブロックマッチング法に従う処理の単位となるマクロブロックの画素のうち動きベクトル評価に用いられる画素数を示す。サーチエリアサイズは、動きベクトルの探索範囲を示す。

【0021】請求項1に係る動きベクトル検出装置は、さらに、テンプレートブロック画素を含む現画像の性質に従って参照画像における複数の動きベクトル検出ユニットの全体としてのサーチエリアが異なるように複数の動きベクトル検出ユニットのサーチエリアを設定する制御回路と、複数の動きベクトル検出ユニットからの動きベクトルデータを受けて、テンプレートブロックに対する最終の動きベクトルを決定するための動きベクトル決定回路を備える。

【0022】請求項2に係る動きベクトル検出装置は、請求項1の複数の動きベクトル検出ユニットが、整数精度で動きベクトルを検出する整数精度動きベクトル検出ユニットと、分数精度で動きベクトルを検出する分数精度動きベクトル検出ユニットを含む。

【0023】請求項3に係る動きベクトル検出装置は、請求項1の複数の動きベクトル検出ユニットが、テンプレートブロックサイズの異なる動きベクトル検出ユニットを含む。制御回路は、現画像が時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、2つの参照画像のうち時間的にこの現画像に近い参照画像をテンプレートブロックサイズの大きな方の動きベクトル検出ユニットに割当て、時間的に遠い参照画像をテンプレートブロックサイズの小さな方の動きベクトル検出ユニットに割当てる手段を含む。

【0024】請求項4に係る動きベクトル検出ユニットは、請求項1の複数の動きベクトル検出ユニットが、サーチエリアサイズの大きな動きベクトル検出ユニットと、サーチエリアサイズの小さな動きベクトル検出ユニットとを含む。制御回路は、現画像が時間的に前後する

2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、現画像に時間的に近い参照画像をサーチエリアサイズの大きな方の動きベクトル検出ユニットに割当てかつ時間的に遠い方の参照画像をサーチエリアサイズの小さな方の動きベクトル検出ユニットに割当てる手段を含む。

【0025】請求項5に係る複数の動きベクトル検出装置は、請求項1の動きベクトル検出ユニットが、テンプレートブロックサイズが大きくかつサーチエリアサイズの小さな動きベクトル検出ユニットと、テンプレートブロックサイズが小さくかつサーチエリアサイズが大きな動きベクトル検出ユニットとを含む。制御回路は、現画像が時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、2つの参照画像のうち現画像に対し時間的に近い方の参照画像をサーチエリアサイズが小さくかつテンプレートブロックサイズが大きな動きベクトル検出ユニットに割当てかつ時間的に遠い方の参照画像をサーチエリアサイズが大きくかつテンプレートブロックサイズの小さな動きベクトル検出ユニットへ割当てる手段を含む。

【0026】請求項6に係る動きベクトル検出装置は、請求項2の制御回路が、現画像が時間的に前後する2つの参照画像を用いて動きベクトルを検出する双方向予測画像のとき、2つの参照画像のうち、現画像に時間的に近い方の参照画像を分数精度の動きベクトル検出ユニットへ割当てかつ現画像に時間的に遠い方の参照画像を整数精度の動きベクトル検出ユニットに割当てる手段を含む。

【0027】請求項7に係る動きベクトル検出装置は、請求項1の制御回路が、現画像が時間的に一方方向に存在する参照画像を用いて動きベクトル検出を行なう一方方向予測画像のとき、複数の動きベクトル検出ユニットに、このテンプレートブロックについて互いに異なるサブサーチエリアを割当てる手段を含む。サブサーチエリア全体でテンプレートブロックに対する動きベクトル探索の範囲が定められる。

【0028】請求項8に係る動きベクトル検出装置は、請求項1または2の制御回路が、現画像が時間的に一方方向に存在する参照画像を用いて動きベクトル検出する一方方向予測画像のとき、画面上の互いに異なる画素点を中心点として動きベクトルのサーチエリアを設定して、これらの中心点の異なるサーチエリアを複数の動きベクトル検出ユニットへ振分ける手段を含む。

【0029】請求項9に係る動きベクトル検出装置は、請求項1または2の制御回路が、現画像が時間的に一方方向に存在する参照画像を用いて動き予測を行なう一方方向予測画像のとき、テンプレートブロックの中心点と異なる画素点を中心点としてサーチエリアを設定し、該設定したサーチエリアを複数の動きベクトル検出ユニットに振分ける手段を含む。



【0030】請求項10に係る動きベクトル検出装置は、請求項8の異なる中心点の1つは、テンプレートブロックの中心点に対応する真裏点である。

【0031】請求項11に係る動きベクトル検出装置は、請求項8の中心点の異なるサーチエリアは、互いにサイズが異なる。

【0032】処理対象となる現画像の性質（予測符号化の種類）に応じて複数の動きベクトル検出ユニットの全体としてのサーチエリアを変更することにより、フレーム距離に応じて動きベクトルの探索範囲を最適に設定することができ、効率的に動きベクトルを検出することができる。

【0033】また、テンプレートブロックサイズおよびサーチエリアサイズの少なくとも一方が互いに異なる複数の検出ユニットを用いることにより、容易にサーチエリアサイズおよび探索精度を変更することができ、ハードウェア量を増大させることなく、効率的に動きベクトルを検出することができる。

【0034】

【発明の実施の形態】〔実施の形態1〕図1は、この発明の実施の形態1に従う動きベクトル検出装置の全体の構成を概略的に示す図である。図1において、動きベクトル検出装置1は、互いに並列に設けられる複数（ $n$ 個）の、動きベクトルを検出するための動き検出部MD#1～MD# $n$ と、これらの動き検出部MD#1～MD# $n$ からの検出結果RM1～RM $n$ を並列に受けて、テンプレートブロックに対する最終結果FRMを生成する最終動き判定部FMD#を含む。動き検出部MD#1～MD# $n$ から生成される検出結果RM1～RM $n$ としては、動きベクトル検出モードに従って、複数種類の予測方式に従って動きベクトルおよび評価値が出力される場合がある。たとえば、フレーム予測の場合、フレームマクロブロックに対する動きベクトル、トップフィールドブロックに対する動きベクトルおよびボトムフィールドブロックに対する3つのカテゴリの動きベクトルが生成される。

【0035】最終動き判定部FMD#から生成される最終検出結果FRMについても、また、用いられるシステムにより、各予測符号化方式に対して、複数種類の動きベクトルが並列に出力されてもよく、また複数種類の検出結果から、最適な1つの最終動きベクトルが生成される構成であってもよい。

【0036】図2は、図1に示す動き検出部MD#1～MD# $n$ の構成を概略的に示す図である。図2においては、動き検出部MD#の構成を代表的に示す。図2において、動き検出部MD#は、テンプレートブロック画素データPXおよびサーチウィンドウ画素データPYを受けて、所定の演算を行なう演算部2を含む。この演算部2は、テンプレートブロックの画素に対応して（1対1対応でなくてもよい）配置される要素プロセサを含む。

要素プロセサは、対応のテンプレートブロック画素データと対応のサーチウィンドウブロック画素データのたとえば差分絶対値を求めて、並列に出力する。ここで、テンプレートブロックは、現画像に含まれる動きベクトル探索対象となるマクロブロックを示す。

【0037】動き検出部MD#は、さらに、この演算部2から並列に出力される評価値成分（たとえば差分絶対値）を加算する加算部3と、加算部3からの加算値を受け、先のサイクルの加算値と比較し、最小加算値を与えるサーチウィンドウブロックの位置ベクトルを動きベクトル候補と判定する比較部4を含む。この比較部4から、検出結果RMが出力される。

【0038】図3は、図2に示す演算部2の構成を概略的に示す図である。図3において、演算部2は、テンプレートブロックの画素列（垂直方向に整列する画素列）に対応して配置される要素プロセサ列PEL#0～PEL# $n$ と、要素プロセサ列PEL#0～PEL# $n$ に対応して設けられる遅延バッファDL#0～DL# $n$ を含む。

【0039】遅延バッファDL#0～DL# $n$ は、それぞれ対応の要素プロセサ列PEL#0～PEL# $n$ に対し、1画素のデータを各評価値算出サイクルごとに伝達する。遅延バッファDL#0～DL# $n$ の各々は、ファーストイン・ファーストアウトの構成を備え、それぞれの段数に応じた遅延時間を与える。

【0040】要素プロセサ列PEL#0～PEL# $n$ は、それぞれ対応の遅延バッファDL#0～DL# $n$ から与えられたサーチウィンドウ画素データを一方方向に沿って転送する。この要素プロセサ列PEL#0～PEL# $n$ からシフトアウトされたサーチウィンドウ画素データは、隣接する上流側の遅延バッファDL#1～DL# $n$ に与えられる。要素プロセサ列PEL# $n$ からは、評価値算出動作完了毎にサーチウィンドウ画素データがシフトアウトされる。一方、遅延バッファDL#0には、新たなサーチウィンドウ画素データPYが入力される。

【0041】また、要素プロセサ列PEL#0～PEL# $n$ には、それぞれテンプレートブロックの画素データPXが与えられる。したがって、要素プロセサ列PEL#0～PEL# $n$ においては、テンプレートブロック画素が常駐し、一方サーチウィンドウ画素が1画素ずつシフトする。

【0042】図4は、図3に示す要素プロセサ列PEL#0～PEL# $n$ に含まれる要素プロセサの構成の一例を示す図である。図4において、要素プロセサ列PEL#は、サーチウィンドウ画素データPYをクロック信号CLKに従って取込みかつ次段の要素プロセサへ伝達するレジスタ回路5aと、対応のテンプレートブロック画素データPXを格納するレジスタ回路5bと、レジスタ回路5aおよび5bからの画素データの差分絶対値|PX

—PY|を求めて出力する差分絶対値回路5cを含む。

【0043】この要素プロセサPEは、レジスタ5aおよび5bを、それぞれ複数個有し、時分割態様で、差分絶対値回路5cにおいて複数のテンプレートブロック画素についての差分絶対値を求める構成が用いられてもよい。ここでは簡単のために、要素プロセサPEが、1画素のテンプレートブロック画素データおよび1画素のサーチウィンドウ画素データを格納する構成を示す。

【0044】図5は、動きベクトル検出操作を説明するための図である。図5においては、テンプレートブロック6が、4画素・4画素で構成される。今、垂直方向の探索範囲が-4～+3とする。サーチウィンドウ7は、垂直方向の探索範囲に含まれるすべての画素を含む。この場合、サーチウィンドウ7は、11画素行・4画素列となる。このサーチウィンドウ7において、初期状態においては、最上部の4画素行・4画素列の画素が、要素プロセサ列PEL#0～PEL#nに格納される。この場合、nは4である。要素プロセサ列PEL#0～PEL#nは、それぞれ画素列に対応している。したがって、要素プロセサ列PEL#0～PEL#nの各々は、垂直方向に整列する4画素のデータを格納している。残りの4画素行・7画素列の画素データは、遅延バッファDL#0～DL#n (n=4) に格納される。各遅延バッファDL#0～DL#n (n=4) には、このサーチウィンドウ7の各画素列が対応して格納される。

【0045】初期状態においては、したがって、位置ベクトル(0, -4)のサーチウィンドウブロックの画素データが、要素プロセサ列に格納されている。この状態で、テンプレートブロック6と対応のサーチウィンドウブロックの対応の画素の差分絶対値が評価値成分として求められる。この図4に示す差分絶対値回路5cからの差分絶対値が並列に、図2に示す加算部3に与えられて評価値算出が行なわれ、算出された評価値が比較部4へ与えられる。

【0046】この評価値算出動作が完了すると、外部から1画素サーチウィンドウ画素データがシフトインされる。このシフト動作に従って、遅延バッファDL#0～DL#nおよび要素プロセサ列PEL#0～PEL#nにおいて1画素のサーチウィンドウ画素データのシフト動作が行なわれる。このシフト動作は、すべて一方方向に生じており、したがって、図6(A)に示すように、サーチウィンドウ7の左上隅の画素データが応じてシフトアウトされる。

【0047】サーチウィンドウ画素データがすべて1画素シフトし、一方、テンプレートブロック6の画素データは要素プロセサ列PEL#0～PEL#nに常駐しているため、要素プロセサ列PEL#0～PEL#nにおいては、位置ベクトル(0, -3)のサーチウィンドウブロックの画素データが格納される。次いで同様に、要素プロセサ列の要素プロセサPEにおいて各差分

絶対値が求められ、評価値算出が行なわれる。この評価値算出が完了すると、再びサーチウィンドウ画素データPYのシフトイン動作が行なわれる。この動作を、合計7回繰返すと、サーチウィンドウブロックは、図6

(B)に示すように、サーチウィンドウ7の一番下の位置にくる。このサーチウィンドウブロックの位置ベクトルは、(0, 3)である。この位置ベクトル(0, 3)に対する評価値算出の後、サーチウィンドウ画素データを3画素連続してシフトインすると、次のサーチウィンドウが形成される。

【0048】この状態においては、再び図5に示す状態に戻り、次の水平ベクトル成分についての評価値算出を行なう状態となる。図3に示す演算部2の構成においては、要素プロセサ列PEL#iと対応の遅延バッファDL#iの長さにより、垂直方向の探索範囲が決定される。図5および図6に示す動作を、水平方向の探索範囲全体にわたって行なうことにより、動きベクトルを検出することができる。この場合、単に演算サイクルごとに、サーチウィンドウ画素データをシフトイン/シフトアウトするだけであり、テンプレートブロック画素データのロードは不要となり、またテンプレートブロック画素と対応のサーチウィンドウブロック画素の評価値成分が並列に算出されるため、高速の演算処理が実現される。

【0049】この動き検出部においては、比較器は、予め定められた演算サイクル内に与えられた評価値に基づいて動きベクトルを検出する。評価点(サーチウィンドウブロックの位置ベクトル)の数が増大すれば、演算サイクル数も増大し、応じて、動きベクトル検出に要する時間が長くなる。本発明において基本的に、このテンプレートブロックを含む現画像の性質に基づいて、動き検出部を適応的に使用する。

【0050】図7(A)は、探索対象画像がPピクチャであり、一方方向予測画像のときの、動き検出部の割当てを示す図である。この動きベクトル探索対象画像が一方方向予測画像(Pピクチャ)の場合には、動き検出部MD#1～MD#nをすべて利用して、実効的に広範囲のサーチエリアにおいて動きベクトル検出を行なう。

【0051】一方、図7(B)に示すように、探索対象画像が双方向予測画像(Bピクチャ)の場合には、動き検出部MD#1～MD#nを、2つの組DGBおよびDGFに分割する。各組DGBおよびDGFに含まれる動き検出部の数は、各システムの構成において適当に定められる。グループDGBに含まれる動き検出部MD#1～MD#iには、このBピクチャに対し時間的に後に存在する後ピクチャが割当てられ、一方、組DGFに含まれる動き検出部MD#j～MD#nには、このBピクチャに対し時間的に前に存在する前ピクチャが割当てられる。双方向予測の前方向予測および後方向予測を、組DGFおよびDGBそれぞれにおいて並列して実行するこ



とにより、双方向予測を高速で行なう。また、このとき、組DGFおよびDGBが取扱うサーチエリアの範囲／位置を異ならせることにより、Bピクチャに対しフレーム期間が異なる前ピクチャおよび後ピクチャに対し、このフレーム期間を考慮してサーチエリアを設定して、動きベクトル探索を行なうことができる。

【0052】したがって、動き検出部MD#1～MD#nにおいて探索対象となるピクチャの性質に応じて適応的に動き検出部を使用することにより、一方方向予測および双方向予測時それぞれに対して最適なサーチエリアおよび探索精度を最適化することができ、また、動き検出部MD#1～MD#nのハードウェア量を最適化することができる。

【0053】なお、双方向予測画像に対しては、前ピクチャに対する動きベクトルおよび後ピクチャに対する動きベクトルが最終動き判定部から並列に出力される。

【0054】〔実施の形態2〕図8は、この発明の実施の形態2に従う動きベクトル検出装置の全体の構成を概略的に示す図である。この図8に示す動きベクトル検出装置においては、3つの動き検出部MD#1～MD#3が用いられる。動き検出部MD#1およびMD#3は、評価画素として64画素を使用し、動き検出部MD#2は、評価画素として256画素を使用する。これらの動き検出部MD#1～MD#3それぞれの固有のサーチエリアは、水平方向(H)は、-32から+31、垂直方向が-32から+31に設定される。動き検出部MD#1～MD#3は、図9(A)および(B)に示すようにそれぞれ評価画素に対応して配置される要素プロセサを含む。図9(A)には動き検出部MD#1およびMD#3のテンプレートブロックサイズを示し、図9(b)にマクロブロックのサイズを示す。テンプレートブロックサイズを動き検出部MD#1、MD#3においてはマクロブロックサイズと異ならせる。固有のサーチエリアのサイズが同じであれば、これらの動き検出部MD#1～MD#3に含まれる演算部に格納されるサーチウィンドウのサイズは同じである。固有のサーチエリアが等しい場合、同一周波数で動作する場合、評価画素数が、動き検出部を構成する演算素子(要素プロセサ)の数すなわちハードウェア量に比例する。したがって、動き検出部MD#1およびMD#3のハードウェア量は、動き検出部MD#2のハードウェア量の1/4となる。

【0055】図10は、図8に示す動き検出部MD#1～MD#3のサーチウィンドウブロックの構成を概略的に示す図である。テンプレートブロックと同一サイズのサーチウィンドウブロックを用いて評価値算出が行なわれる。

【0056】図10(A)に示すように、評価画素数が64である動き検出部MD#1およびMD#3においては、テンプレートブロックおよびサーチウィンドウブロックは、16画素行・4画素列で構成される。一方、図

10(B)に示すように、評価画素数が256である動き検出部MD#2に対しては、テンプレートブロックおよびサーチウィンドウブロックは、16画素行・16画素列で構成される。図9(B)に示すようにマクロブロックMBは、16画素・16画素で構成されている。したがって、評価画素数64のテンプレートブロックは、水平方向において、4画素当り1つの画素が抽出されており、1/4サブサンプリングが行なわれている。粗探索が行なわれる場合、サーチウィンドウも同様水平方向にサブサンプリングされる。全探索の場合、サーチエリアの全評価点が用いられる。

【0057】図11は、探索対象画像が、一方方向予測画像(Pピクチャ)の場合の動き検出部MD#1～MD#3に対するサーチエリアの割当てを示す図である。図11において、動き検出部MD#1のサーチエリアSA1は、水平方向-96～-33の範囲を有する。動き検出部MD#2のサーチエリアSA2には、水平方向-32～+31の範囲が割当てられる。動き検出部MD#3のサーチエリアSA3には、水平方向+32～+95の範囲が割当てられる。垂直方向の探索範囲は、これらのサーチエリアSA1～SA3すべて同じ、-32～+31である。

【0058】サーチエリアSA1およびSA3においては、評価点をサブサンプリングした粗探索が行なわれる。一方、サーチエリアSA2においては、すべての評価点について評価値算出を行なう密(全)探索が行なわれる。この場合、テンプレートブロックに対する全体のサーチエリアは、各サブサーチエリア(動き検出部に割当てられたサーチエリア)は重なっていないため、水平方向-96～+95となり、広い範囲にわたって、動きベクトルを探索することができる。全体サーチエリアの中央領域においては、密探索が行なわれており、正確な評価値算出が行なわれる。したがって、動きベクトルが存在する可能性の高いサーチエリアSA2においては、全探索(密探索)を行ない、動きベクトルが存在する可能性の小さなサーチエリアSA1およびSA3においては粗探索を行なうことにより、フレーム距離が長く、動きの大きなPピクチャに対し効率的に動きベクトルを探索することができる。

【0059】図12は、探索対象画像が双方向予測画像(Bピクチャ)の場合の動き検出部に対するサーチエリアの割当てを示す図である。図12に示すように、動き検出部MD#1およびMD#3のサーチエリアSA1およびSA3が組合せて用いられ、また動き検出部MD#2のサーチエリアSA2が単独で用いられる。動き検出部MD#1のサーチエリアSA1には、水平方向-64～-1の動きベクトル探索範囲が割当てられ、サーチエリアSA3には、水平方向0～+63の動きベクトル探索範囲が割当てられる。動き検出部MD#2のサーチエリアSA2には、水平方向-32～+31の動きベクトル

ル探索範囲が割当てられる。このサーチエリアSA1およびSA3は、時間的に遠い画像に対する動きベクトルを検出するために用いられる。時間的に遠く離れている場合、動きの変化量が大きいので、広範囲にわたって動きベクトルを検出する。一方、サーチエリアSA2は、時間的に近い方の参照画像に対し動きベクトルを検出するために用いられる。時間的に近い場合、動き量は小さいため、比較的狭いサーチエリア内で、密探索法に従って動きベクトルを検出する。サーチエリアSA1およびSA3においては広範囲であり、粗探索が行なわれる。なお、サーチエリアSA1、SA2およびSA3の垂直方向の動きベクトル探索範囲は-32～+31である。

【0060】図12に示すように、双方向予測画像の場合、現画像に対する時間的距離すなわちフレーム距離に応じてサーチエリアを設定することにより、動きに応じて動きベクトル探索範囲を設定することができ、効率的に、正確に動きベクトルを検出することができる。

【0061】図13は、動きベクトル検出システムの構成を概略的に示す図である。図13において、動きベクトル検出システムは、現画像の画素データを格納する現画像メモリ40と、現画像メモリ40に格納される現画像が、IピクチャまたはPピクチャの場合、この現画像メモリ40からの画素データを格納する参照画像メモリ41および42と、参照画像メモリ41からのサーチウィンドウ画素データを格納するバッファメモリ43、44および45と、参照画像メモリ42から読出されたサーチウィンドウ画素データを格納するバッファメモリ46、47および48と、現画像メモリ40から読出されたテンプレートブロック画素データをサブサンプリングするサブサンプル回路49と、バッファメモリ43および46の一方から読出されたサーチウィンドウ画素データをサブサンプリングするサブサンプル回路50と、バッファメモリ44および47の一方から読出されたデータをサブサンプリングするサブサンプル回路51を含む。

【0062】バッファメモリ43～48は、非選択時出力ハイインピーダンス状態に設定される。サブサンプル回路49からのサブサンプリングされたテンプレートブロック画素データは、動きベクトル検出装置1に含まれる動き検出部MD#1およびMD#3に与えられる。現画像メモリ40から読出されたテンプレートブロック画素データは、動き検出部MD#2へ与えられる。サブサンプル回路50からのサブサンプリングされたサーチウィンドウ画素データは動き検出部MD#1へ与えられ、サブサンプル回路51からのサブサンプリングされたサーチウィンドウ画素データは、動き検出部MD#3へ与えられる。これらのサブサンプル回路49は、水平方向1/4のサブサンプリングを行ない、4画素当り1画素を生成する。サブサンプル回路50および51のサブサンプリングレートは1/4であってもよく、また他のレ

ートであってもよい。

【0063】画素データの読出および書込を制御するために制御回路55が設けられる。次に、この図13に示す動きベクトル検出システムの動作について簡単に説明する。

【0064】現画像メモリ40からは、ラスタスキャン順序で、テンプレートブロック画素データが読出される。サブサンプル回路49は、与えられた画素データに対し水平方向4画素当り1画素を生成する1/4サブサンプリング操作を行なう。サブサンプリング操作においては、4画素に演算処理（たとえば算術平均値または重みを付けた平均値）を施して1画素を生成するようにされてもよく、また単に4画素から特定の位置の1画素のデータを選択する構成であってもよい。水平方向において4画素当り1画素が生成されればよい。サブサンプル回路49からのテンプレートブロック画素データが、動きベクトル検出装置1に含まれる動き検出部MD#1およびMD#3へ与えられる。これにより、動き検出部MD#1およびMD#3へは、水平方向の画素数が4、垂直方向の画素数が16のテンプレートブロック画素データが格納される。動き検出部MD#2へは、現画像メモリ40から読出された画素データが格納される。これにより、動き検出部MD#2には、16画素・16画素のテンプレートブロック画素データが格納される。

【0065】テンプレートブロック画素データの書込時において、図14に示すように、4画素PX1～PX4から1つの画素PAがサブサンプル回路49により形成されており、したがって、動き検出部MD#1およびMD#3におけるテンプレートブロック画素データの書込速度周波数は、動き検出部MD#2におけるテンプレートブロック画素データの書込速度の1/4となる。

【0066】参照画像メモリ41および42に対しては、1枚の画像単位で交互に書込が行なわれる。現画像メモリ40に格納された画素データが、双方向予測画像（Bピクチャ）の画素データの場合には、参照画像メモリ41および42への格納は行なわれない。したがって、参照画像メモリ41および42には、一方方向予測画像（Pピクチャ）またはフレーム（フィールド）内予測画像（Iピクチャ）が格納される。

【0067】現画像が一方方向予測画像（Pピクチャ）の場合、参照画像メモリ41および42のうち、遅く書込まれた参照画像メモリからの画素データが用いられる。現画像が双方向予測画像（Bピクチャ）の場合、参照画像メモリ41および42が使用される。双方向予測画像に対し、参照画像メモリ41および42に格納される参照画像のいずれが時間的に近いかは、制御回路55により判断される。MPEG方式においては、双方向予測画像（Bピクチャ）は、2枚連続して与えられ、IピクチャとPピクチャの間またはPピクチャとPピクチャの間に存在する。したがって、双方向予測画像が最初に

処理される場合、参照画像メモリ41および42のうち、後に書込まれた参照画像メモリの画像が時間的に遠く、2番目の双方向予測画像を処理する場合には、後に書込まれた参照画像メモリの参照画像が時間的に近くなる。これは、先の図44に示すピクチャシーケンスに示されるとおりである。

【0068】参照画像メモリ41は、ラスタスキャン順序で画像データが書込まれた後、サーチエリアの画素データが垂直方向の画素の順序で読出されてバッファメモリ43～45に格納される。参照画像メモリ42においても同様、活性化時、画面上垂直方向に順次画素データが読出される。これらのバッファメモリ43～48には、サーチウィンドウサイズの画素データが格納される。サブサンプル回路50および51は、それぞれ与えられた画素データを、所定のサブサンプリングレートでサンプリング動作を行なう。サブサンプル回路50および51は、バッファメモリ43および44から46および47から画素データが画面上垂直方向に沿って読出されるため、サーチウィンドウの垂直方向のサイズの遅延を有する画素データを用いてサブサンプリング動作を行なう。

【0069】図15は、このバッファメモリとサブサンプル回路の構成の一例を示す図である。図15においてサブサンプル回路は、水平方向1/4のサブサンプリングを行なうものであり、与えられたサーチウィンドウ画素データPY（またはPY）を所定時間遅延する遅延段56と、遅延段の出力画素データを所定時間遅延する遅延段57と、遅延段57の出力画素データを所定時間遅延する遅延段58と、入力サーチウィンドウ画素データPY（またはPX）と遅延段56～58の出力画素データに対し所定の演算処理を施してサブサンプルされた画素データPYsを出力する演算回路59を含む。

【0070】遅延段56～58は、それぞれ、ファーストイン・ファーストアウトメモリまたはシフトレジスタで構成され、与えられた画素データを、サーチブロックの垂直方向のサイズに相当する時間遅延する。遅延段56～58の有する遅延時間は、テンプレートブロックおよびサーチウィンドウブロックの垂直方向のサイズがM行であり、垂直方向探索範囲のサイズが $2 \cdot r$ のとき、 $2 \cdot r + M$ サイクルとなる。

【0071】図16に示すように、遅延段56～58からは、サーチエリアにおいて水平方向に隣接する画素データが出力される。これらの水平方向に隣接する画素データを用いて演算回路59により、サブサンプリング操作を行なう、サブサンプリングされた画素データPYsが生成される。

【0072】サブサンプル回路50および51を利用することにより、バッファメモリ43～48はすべて同じ構成とすることができ、またサーチウィンドウ画素データの読出タイミングも同じとすることができる。なお、

参照画像メモリ41および42から、垂直方向に画素データが順次読出される場合、遅延段56～58をバッファメモリ43～48各々として利用することができる。いずれの場合においても、動き検出部MD#1およびMD#3は、動き検出部MD#2の1/4の周波数で動作して、評価値を算出する。これにより、評価点数が粗探索と密探索で異なる場合においても、1つのテンプレートブロックに対する動きベクトル算出のための演算サイクルの時間を同じとすることができる。すなわち、図17に示すように、粗探索動作時、水平方向において4サンプル当たり1つの評価点が用いられ、垂直方向では、すべての評価点に対し、評価値算出が行なわれるためである。探索動作時他のサブサンプリングレートが用いられ、てもよい。

【0073】図18は、図13に示す制御回路55の構成を概略的に示す図である。図18においては、制御回路55のうち画素データの読出に関連する部分の構成を示す。現画像メモリ40への画素データの書込は、ラスタスキャン順序で逐次行なわれ、参照画像メモリ41および42への画素データの書込は、IピクチャおよびPピクチャに対して行なわれる。また、現画像メモリから順次読出された画素データが同様のシーケンスで書込まれればよい。

【0074】図18において、制御回路55は、現画像メモリ40から画素データを読出す現画像メモリリード制御回路55bと、現画像メモリ40から読出される画素データが属する画像がBピクチャであるかPピクチャであるかを示す信号B/Pと現画像メモリリード制御回路55bからのテンプレートブロックアドレスADとに従って参照画像メモリに対するアドレスを生成するアドレス生成回路55cと、参照画像メモリ41および42のいずれに時間的に近い参照画像データが格納されているかを判定するメモリ遠近判定回路55dと、アドレス生成回路55cからのアドレス信号とメモリ遠近判定回路55dからの判定結果信号とに従って参照画像メモリ41および42に対して画素データの読出を行なう参照画像メモリリード制御回路55eと、メモリ遠近判定回路55dの判定結果信号に従ってバッファメモリに対する読出および書込を制御するバッファメモリリード制御回路55fを含む。

【0075】この対象画像すなわち現画像がBピクチャであるかPピクチャであるかは、エンコードにおいては適当に決定され、その決定結果がピクチャ・タイプとしてピクチャヘッダに配置される。Pピクチャの場合には、アドレス生成回路55cは、2つの参照画像メモリ41および42に対し、現画像メモリリード制御回路55bから与えられるテンプレートブロックアドレスADを中心アドレス（真稜点）としてサーチエリアに対するアドレスを生成する。参照画像メモリリード制御回路55eは、このアドレス生成回路55cから与えられる

アドレス信号に従って参照画像メモリ41および42から画素データを順次読出す。いずれの参照画像メモリへアドレス生成回路55cから与えられたアドレス信号に従ってアクセスするかは、メモリ遠近判定回路55dにより決定される。

【0076】メモリ遠近判定回路55dは、MPEG方式において、テンポラル・リファレンスの値に従って、このピクチャグループ内において現画像が属する順番を識別し、参照画像メモリ41および42のいずれに時間的に近い方の画素データが格納されているかを判定する。通常、テンポラル・リファレンスはピクチャ層の開始コードの後に配置されて送信され、ピクチャグループGOP内の画面順序を表わす。

【0077】図19は、参照画像メモリの格納画素データを概略的に示す図である。図19において、現画像が、送受信時においてはピクチャI1、B1、B2、P2、B3、B4、P3、…の順序で送受信される。しかしながら、符号化時においては、双方向予測の場合には時間的に後の画像データをも使用する必要がある、その符号化順序は異なる。この符号化時においては、図19において括弧内に示すように、ピクチャI1、P2、B1、B2、P3、B3、B4、…のシーケンスで符号化が行なわれる。すなわち、2つの連続する双方向予測画像（Bピクチャ）の前に、時間的に後のピクチャ（IまたはPピクチャ）の符号化が行なわれる。参照画像メモリ41および42には、交互に、画像データが格納される。IピクチャI1の予測符号化はされない。単に、その画像データが、参照画像メモリ1（41）に格納される。続いて、PピクチャP2が参照画像メモリ2（42）に格納される。次いで、BピクチャB1およびB2が順次符号化される。BピクチャB1の符号化時、参照画像メモリ1（41）に格納される画素データの画像が時間的に近い参照画像であり、参照画像メモリ2（42）に格納される画像P2が、時間的に遠い方の画像である。一方、BピクチャB2の符号化時においては、参照画像メモリ2（42）に格納されるPピクチャP2が時間的に近い方の画像となる。したがって、後に書込が行なわれた参照画像メモリには、2つの連続するBピクチャよりも時間的に後の画像データが格納される。このため、2つの参照画像を生成した後、先に書込が行なわれた参照画像メモリに、時間的に近い方の画像データが格納されているとして、最初のBピクチャの符号化を行ない、続きのBピクチャの処理には、この遠近を反転する。

【0078】Pピクチャの符号化時においては、単に対象Pピクチャ画素データが書込まれる参照画像メモリと異なる参照画像メモリに格納された参照画像を、参照画像として符号化が行なわれる。したがってこれらの性質により、参照画像メモリの識別を容易に行なうことができる。

【0079】アドレス生成回路55cは、B/P判定回路55aの判定結果に従って、連続的な3つのアドレス $AD+(-96, -32)$ 、 $AD+(-32, -32)$ 、 $AD+(32, -32)$ を先頭アドレスとして、順次たとえばカウンタを用いてアドレスを生成してサーチウィンドウ画素データの読出を行なう（この場合1つの参照画像メモリがアクセスされる）。一方、Bピクチャの場合には、アドレス生成回路55cは、アドレス $AD+(-64, -32)$ および $AD+(0, -32)$ を、遠い画像データを格納する参照画像メモリに対し生成し、一方、近い画像のデータを格納する参照画像メモリに対しては、アドレス $AD+(-32, -32)$ を生成する。ここで、アドレスADは、テンプレートブロック中心点すなわち真裏点(0, 0)を示す。したがって、参照画像メモリ41および42がアクセスされる。

【0080】バッファメモリリード制御回路55fは、メモリ遠近判定回路55dの出力信号に従って、バッファメモリ群を選択的に活性化し、順次垂直方向に連続する画素データを順次読出すようにアドレスを生成する。

【0081】以上のように、この発明の実施の形態2に従えば、動き検出部のサーチエリアを、対象符号が双方向予測画像であるのか一方方向予測画像であるのかに応じて変更し、かつ動き検出部をこの対象画像の性質に応じて使い分けているため、効率的に、動きベクトルを検出することができる。

【0082】[実施の形態3] 図20は、この発明の実施の形態3に従う動きベクトル検出装置のサーチエリアの割当てを示す図である。この実施の形態3においても、動きベクトル検出装置として、図8に示す動きベクトル検出装置と同様、3つの動き検出部MD#1、MD#2およびMD#3が用いられる。これらの動き検出部MD#1～MD#3に割当てられるサーチエリアのサイズが先の実施の形態2と異なる。本実施の形態3においては、動き検出部MD#1およびMD#3それぞれの固有のサーチエリアは、水平方向-16～+15および垂直方向-16～+15の範囲を有する。動き検出部MD#2においては、固有サーチエリアSA2は、水平方向-64～+63および垂直方向-31～+31の範囲を有する。他の構成は、先の実施の形態2と同じである。

【0083】この実施の形態3においても、動き検出部MD#1およびMD#3は、それぞれ、テンプレートブロックが16画素行・4画素列のサイズを有しており、これらの画素に対応して要素プロセッサが配置される。動き検出部MD#2においても、テンプレートブロックのサイズは、16画素行・16画素列であり、各画素に対応して要素プロセッサが配置される。したがって、16画素行・16画素列に対応する動き検出部を3個並列に使用する場合に比べて、ハードウェア量が、動き検出部MD#1およびMD#3それぞれは、約1/4となる。

【0084】図21は、対象画像が、一方方向予測画像

の場合の動き検出部に対するサーチエリア割当てを示す図である。図21において、動き検出部MD#1のサーチエリアSA1には、水平方向-96~-96および垂直方向-16~+15の範囲が割当てられる。動き検出部MD#2のサーチエリアSA2には、水平方向-64~+63および垂直方向-32~+31の範囲が割当てられ、動き検出部MD#3のサーチエリアSA3には、水平方向+64~+95および垂直方向-16~+15の範囲が割当てられる。これらの動き検出部MD#1~#3に割当てられるサーチエリアは重なり合っていない。

【0085】この図21に示すようなサーチエリアを用いた場合、中心点(0,0)を中心として、広い範囲にわたって動きベクトルを探索することができる。動きの大きな一方方向予測画像に対し、最大限の動きベクトル探索範囲を割当てることができ、効率的な動きベクトル検出を行なうことができる。粗探索/全探索いずれが行なわれてもよい。

【0086】図22は、対象画像が双方方向予測画像の場合のサーチエリアの割当てを示す図である。図22において、動き検出部MD#1のサーチエリアSA1には、水平方向-32~-31および垂直方向-16~+15の範囲が割当てられ、動き検出部MD#3のサーチエリアSA3には、水平方向0~31および垂直方向-16~+15の範囲が割当てられる。これらのサーチエリアSA1およびSA3は、フレーム距離の短い、すなわち動きの小さい参照画像に対して用いられる。一方、サーチエリアSA2に対しては、水平方向-64~+63および垂直方向-32~+31の範囲が割当てられ、フレーム距離の長い参照画像に対するサーチエリアが設定される。フレーム距離が短く動きの小さな参照画像に対しては、比較的狭い範囲で動きベクトルの検出を行ない、フレーム距離が長く、動きの大きな参照画像に対しては、大きなサーチエリアを設定する。これにより、効率的な動きベクトル探索を行なうことができる。

【0087】サーチエリアが水平方向-32~+31および垂直方向-32~+31の動き検出部を3つ利用する場合に比べて、ハードウェア量を、ほぼ1/2に低減することができ、応じて消費電力も低減することができる。このサーチエリアの再構成および動き検出部の使い分けには、図18に示す構成と同様の構成を利用することができる。単に、サーチエリアのサイズが異なるために、アドレス生成回路における生成アドレスが異なるだけである。

【0088】図23は、制御回路に含まれるアドレス生成回路55cの1つのサーチエリア(動き検出部)に対するアドレスを発生する部分の構成を概略的に示す図である。図23において、アドレス生成回路55cは、テンプレートブロックアドレスADを受け、ピクチャ特性指示信号B/Pに従ってアドレスを計算するアドレス計

算回路55caと、アドレス計算回路55caにより計算されたアドレスを初期設定し、各クロックサイクルごとにカウントするカウンタ55cbと、カウンタ55cbのカウントアップ信号に従ってカウント動作を行なうカウンタ55ccを含む。このカウンタ55ccにも、アドレス計算回路55caからのアドレスが初期設定される。カウンタ55cbからYアドレスが出力され、カウンタ55ccからXアドレスが生成される。このYアドレスが、垂直方向の画素位置に対応し、Xアドレスが、水平方向の画素位置に対応する。

【0089】ピクチャ特性指示信号B/Pは、対象画像がBピクチャであるのかPピクチャであるのかを示す。アドレス計算回路55caにより、先頭アドレスが生成され、順次サーチウィンドウの垂直方向の画素データが読出され、次いでサーチウィンドウの底部に到達した後再び次の列のサーチウィンドウの画素データが読出される。

【0090】この実施の形態3において、動き検出部MD#1およびMD#3において、粗探索が行なわれてもよく、また密探索(全探索)が行なわれてもよい。水平、垂直成分はマクロブロックについての成分である。粗探索が行なわれる場合には、先の図18に示す構成を利用することができ、全探索を利用する場合には、サブサンプル回路50および51を削除する。全探索の場合、動き検出部MD#1およびMD#3の評価点は、 $32 \times 32 = 964$ であり、一方動き検出部MD#2の評価点は、 $128 \cdot 64 = 8192$ である。動き検出部MD#2の評価点の数は、動き検出部MD#1およびMD#3のそれぞれの8倍となり、評価値算出サイクルが動き検出部MD#1およびMD#3のそれに比べて長くなる。この場合、動き検出部MD#1およびMD#3の動作周波数が、動き検出部MD#2のその1/8に低減されてもよい(粗探索が行なわれる場合さらに動作周波数は低減することができる)。

【0091】以上のように、この発明の実施の形態3に従えば、サーチエリアサイズの異なる動き検出部を対象画像の性質に応じて使い分けられているため、ハードウェア量の増大をもたらすことなく、効率的に動きベクトル検出を行なうことができる。

【0092】[実施の形態4] 図24は、この発明の実施の形態4に従う動きベクトル検出装置の全体の構成を概略的に示す図である。図24において、動きベクトル検出装置1は、2つの動き検出部MD#AおよびMD#Bと、これらの動き検出部MD#AおよびMD#Bからの検出結果RMAおよびRMBに従って最終動きベクトル情報FRMを生成する最終動き判定部FMD#を含む。動き検出部MD#Aは評価画素数が64であり、固有サーチエリアとして、水平方向-128~+127および垂直方向-48~+47の範囲を有する。

【0093】動き検出部MD#Bは、評価画素数が12



8であり、固有サーチエリアとして、水平方向-18～+47および垂直-16～+15の範囲を有する。

【0094】図25は、図24に示す動き検出部MD#Aの構成を概略的に示す図である。評価画素数が64であり、4画素列・16画素行のテンプレートブロックについて動きベクトル検出が行なわれる。したがって、その演算部においては、要素プロセッサ列PEL0～PEL3が4画素列それぞれに対応して配置される。これらの要素プロセッサ列PEL0～PEL3それぞれに対応して遅延バッファDL0～DL3が配置される。要素プロセッサ列PEL0～PEL3の各々においては、16画素に対応する要素プロセッサが直列に接続される。一方、遅延バッファDL0～DL3それぞれにおいては、96画素の垂直方向画素データが格納される。垂直方向-48～+47の動きベクトル成分についての探索を単なる画素データのシフトイン/シフトアウト動作により実現することができる。

【0095】動きベクトル検出部MD#Bは、評価画素数が128であり、8画素列・16画素行に配列される画素からなるテンプレートブロックを用いて動きベクトル探索を行なう。この動き検出部MD#Bは、図26にその概略構成を示すように、8個の要素プロセッサ列PEL0～PEL7と、要素プロセッサ列PEL0～PEL7に対応して配置される8個の遅延バッファDL0～DL7を含む。要素プロセッサ列PEL0～PEL7それぞれには、16画素の画素データが格納され、一方、遅延バッファDL0～DL7それぞれには、32画素のサーチウィンドウ画素データが格納される。これにより、垂直方向-16～+15の範囲の探索を、単にサーチウィンドウ画素データのシフトイン/シフトアウトにより行なうことができる。

【0096】図25および図26に示すように、動き検出部MD#Aと動き検出部MD#Bのハードウェア量は、この演算部の構成については、ほぼ同じとする。ただし、水平方向の探索範囲の全画素データを格納するメモリおよび評価値を算出するための加算演算を行なう加算部の構成を考慮すると、動き検出部MD#Aのハードウェア量は、動き検出部MD#Bのハードウェア量のほぼ4倍程度となる。

【0097】図27は、この発明の実施の形態4における動き検出部に対するサーチエリアの割当てを示す図である。対象画像が双方向予測画像（Bピクチャ）の場合、動き検出部MD#AのサーチエリアSAAには、水平方向-128～+127および垂直方向-48～+47の範囲が割当てられる。一方、動き検出部MD#BのサーチエリアSABに対しては、水平方向-48～+47および垂直方向-16～+15の範囲が割当てられる。動き検出部MD#Aに対しては、フレーム距離の長い、すなわち時間的に遠い方の参照画像が割当てられ、動き検出部MD#Bには、フレーム距離が短い、すなわ

ち時間的に近い参照画像が割当てられる。動き検出部MD#Aにおいては、広いサーチエリアにおいて粗探索が行なわれ、一方動き検出部MD#Bにおいては、すべての評価点について評価値算出を行なう全探索が行なわれる。

【0098】図28は、対象画像が一方方向予測画像（Pピクチャ）の場合のサーチエリアの割当てを示す図である。この一方方向予測画像においても2つの動き検出部MD#AおよびMD#Bが用いられる。ただし、対象テンプレートブロックの真裏点RRから位置ベクトル（ $i, j$ ）ずれた点を中心点としてサーチエリアが設定される。したがって、動き検出部MD#AのサーチエリアSAAは、水平方向-128- $i$ ～+127- $i$ 、および垂直方向-48- $j$ ～+47- $j$ の範囲となる。一方動き検出部MD#BのサーチエリアSABは、水平方向-48- $i$ ～+47- $i$ 、垂直方向-16- $j$ ～+15- $j$ となる。この一方方向予測画像に対しても、サーチエリアSAAでは粗探索が行なわれ、サーチエリアSABについては全探索が行なわれる。

【0099】この一方方向予測画像のサーチエリアの中心点（ $i, j$ ）は、動きベクトルの履歴に応じて値が定められる。最終動き判定部FMD#は以下のようにして最終動きベクトルを決定する。

【0100】サーチエリアSAAおよびSABが重なり合う領域、すなわちサーチエリアSAB内において動き検出部MD#Aが動きベクトルを検出した場合、全探索を行なう動き検出部MD#Bの検出結果を優先的に選択する。

【0101】重なり合わない領域から動き検出部MD#Aが動きベクトルを検出した場合、その検出結果は動き検出部MD#Bとの比較結果に従って、より相関度の高いブロックを指定する動きベクトルを選択する。この判定基準として、以下のような式が用いられる。

$$【0102】f \{MAD(1), MAD(2)\} = a \cdot MAD(1) - MAD(2) + b$$

ここで、MAD(1)は動き検出部MD#Aの評価値、MAD(2)は動き検出部MD#Bの評価値、 $a, b$ は任意の定数

動き検出部MD#AおよびMD#Bは、評価画素数が異なるため、定数 $a$ により補正を掛けて評価値の正規化を行ない（評価画素数を実効的に同じにする）、定数 $b$ によりオフセットを掛ける。その関数 $f$ が正の場合、動き検出部MD#Aの動きベクトルの評価値が大きいため、動き検出部MD#Bの動きベクトルを選択する。関数 $f$ が負の場合には、動き検出部MD#Aからの動きベクトルの評価値が小さいため、相関度が高く、動き検出部MD#Aが検出した動きベクトルを選択する。

【0103】1つの動き検出部を利用する場合に比べて、動きベクトル探索効率または探索精度を大幅に改善することができる。すなわち、動き検出部MD#Bと

程度の評価画素数を有するハードウェア量が同じ動き検出部を使用する場合と比べて、粗探索により、探索範囲を格段に広げることができるため、効率的に動きベクトルを探索することができ、動きベクトル探索効率が大幅に改善される。また、動き検出部MD#Aと同程度の評価画素数を用いたハードウェア量が同じ動き検出部を使用する（動き予測器）場合と比べて、ほぼ同程度のサーチエリアサイズを確保しつつ、全探索方式を利用しているため、より精度の高い動きベクトル探索が可能となり、動きベクトル探索精度が大幅に改善される。

【0104】図29は、この発明の実施の形態4に従う動きベクトル検出装置を含む動きベクトル検出システムの構成を概略的に示す図である。図29において、図13に示す動きベクトル検出システムと対応する部分には同一参照番号を付す。この図29に示す動きベクトル検出システムにおいては、動きベクトル検出装置1において2つの動き検出部MD#AおよびMD#Bが設けられているため、応じて、参照画像メモリ41に対し2つのバッファメモリ62および63が設けられ、参照画像メモリ42に対し2つのバッファメモリ64および65が設けられる。バッファメモリ62および64から読出されたデータはサブサンプル回路66を介して動き検出部MD#Aへ与えられる。バッファメモリ63および65から読出されたデータは、動き検出部MD#Bへ与えられる。

【0105】また、動き検出部MD#Aの評価画素数が64であり、また動き検出部MD#Bの評価画素数が128であるため、16画素・16画素のテンプレートブロックを水平方向においてサブサンプリングするため、現画像メモリ40からの画像データを水平方向画素についてサブサンプルするサブサンプル回路60および61が設けられる。サブサンプル回路60および61は、縦列接続され、サブサンプル回路60が水平方向1/2のサブサンプリングを行なって動き検出部MD#Bへサブサンプルされたテンプレートブロック画素データを与える。サブサンプル回路61は、サブサンプル回路60からの画素データを受け、水平方向にさらに1/2のサブサンプリングを行なって、サブサンプルされたテンプレートブロック画素データを動き検出部MD#Aへ与える。

【0106】サーチエリアの割当ておよびサーチウィンドウ画素データの分配は、制御回路70の制御の下に実行される。対象画像が、一方方向予測画像のとき、参照画像メモリ41または42に格納されたサーチウィンドウ画素データが利用される。たとえば参照画像メモリ41に格納された画像データが利用される場合、バッファメモリ62および63が使用され、バッファメモリ62からのサーチウィンドウ画素データがサブサンプル回路66により水平方向においてサブサンプルされて、粗探索が動き検出部MD#Aにおいて行なわれる。一方、バ

ッファメモリ63から読出されたサーチウィンドウ画素データは動き検出部MD#Bへ与えられ、全探索が実行される。

【0107】対象画像が、双方方向予測画像のとき、参照画像メモリ41および42両者が用いられる。参照画像メモリ41に時間的に近い方の参照画像が格納されている場合、バッファメモリ63および64が使用される。すなわちバッファメモリ63を介して時間的に近い方の参照画像データが動き検出部MD#Bへ与えられて全探索が行なわれ、一方時間的に遠い方の参照画像データが、バッファメモリ64およびサブサンプル回路66を介して動き検出部MD#Aへ与えられて粗探索が実行される。

【0108】図30は、図29に示す制御回路70の構成を概略的に示す図である。図30において制御回路70は、ピクチャヘッドに応答して起動され現画像メモリからの画像データの読出を行なう現画像メモリリード制御回路70bと、最終決定された動きベクトルMVを所定数の演算サイクル（動きベクトルを検出するサイクル）または複数のピクチャにわたって受け、これらの動きベクトルMVの履歴に従ってサーチエリアの中心位置を決定する中心位置決定回路70cとピクチャ特性指示信号B/Pと現画像メモリリード制御回路70bからのテンプレートブロックアドレスADと中心位置決定回路70cからの中心位置とを受け、サーチエリアを決定して、決定されたサーチエリアに対するアドレスを生成するアドレス生成回路70dと、テンポラル・リファレンスの値に従って参照画像メモリ41および42のいずれに時間的に近い方の参照画像が格納されているかを判定するメモリ遠近判定回路70eと、アドレス生成回路70bからのアドレスメモリ遠近判定回路70eの出力信号に従って参照画像メモリ41および42に対しアドレス信号およびメモリ活性化信号を与える参照画像メモリリード制御回路70fと、メモリ遠近判定回路70eの判定結果指示信号に従ってバッファメモリを選択的に活性化するバッファメモリリード制御回路70gを含む。

【0109】中心位置決定回路70cは、たとえば、所定数の演算サイクルまたは複数枚のピクチャにおける動きベクトルの平均値を求め、この平均動きベクトルを、最も新しい動きベクトルに加算して、中心位置を決定する。この演算において、所定数の演算サイクルまたは複数枚のピクチャにおける動きベクトルに対し、対象テンプレートブロックまたは現画像との距離に応じて適当な重みが付けられて、平均値を求めることが行なわれてもよい。

【0110】アドレス生成回路70dは、現画像メモリリード制御回路70bから与えられるアドレスADにより、サーチエリアの中心位置（a，b）を求め、中心位置決定回路70cからの中心位置（i，j）に従って補正後のサーチエリアの中心位置（a-i，b-j）を算

出する。この中心位置を真裏点として、サーチエリアSAAおよびSABに対するアドレスを生成する。アドレス生成回路70dは、ピクチャ特性指示信号B/Pが、対象画像が双方向予測画像であると示したときには、この中心位置決定回路70cの出力する中心位置情報は無視し、単に現画像メモリリード制御回路70bからのテンプレートブロックアドレスADに従って各サーチエリアSAAおよびSABに対するアドレスを生成する。

【0111】メモリ遠近判定回路70eは、先の実施の形態3と同様、図19に示すシーケンスをもとに、参照画像メモリ41および42のいずれにフレーム距離の短い参照画像が格納されているかを判定する。参照画像メモリリード制御回路70fは、またピクチャ特性指示信号B/Pに従って参照画像メモリ41および42のいずれを活性化するかおよびまた両者を活性化するかを判定し、アドレス生成回路70dから与えられたアドレスを、アクセスすべき参照画像メモリに対し振分ける。バッファメモリリード制御回路70gも、同様、このピクチャ特性指示信号B/Pに従って、選択的にバッファメモリ62~65を活性化する。

【0112】この図30に概略的に示す制御回路を利用することにより、対象画像が双方向予測画像の場合には、2つの参照画像メモリ41および42を利用し、対象画像が一方方向予測画像の場合には、参照画像メモリ41および42の一方のみを用い、バッファメモリ62~65を選択的に活性化することにより、対象画像に応じた動きベクトル検出を動き検出部MD#AおよびMD#Bにおいて実行させることができる。

【0113】図31は、図24に示す最終動き判定部FMD#の構成を概略的に示す図である。図31において、最終動き判定部FMD#は、動き検出部MD#Aからの動きベクトルMV1が、サーチエリアSAB内に存在するか否かを判定する領域判定回路81と、動き検出部MD#AおよびMD#Bからの評価値MAD(1)およびMAD(2)に対し前述の所定の演算を行ない、該演算結果の符号を示す信号を出力する演算回路82と、領域判定回路81からの領域外指示信号および演算回路82からの負指示信号を受けるとHレベルの信号を出力するAND回路83と、AND回路83の出力信号がHレベルのとき導通して動きベクトルMV1を通過させるゲート回路84と、AND回路83の出力信号がLレベルのとき導通して動きベクトルMV2を通過させるゲート回路85を含む。ゲート回路84および85は、非選択時、出力ハイインピーダンス状態に設定される。

【0114】領域判定回路81は、動きベクトルMV1がサーチエリアSABの外部にある場合には、“1”(Hレベル)の信号を出力する。演算回路82は、演算結果が負の場合には、“1”(Hレベル)の信号を出力する。この領域判定回路81は、動きベクトルMV1の

水平成分Hおよび垂直成分Vを、サーチエリアSABの水平方向成分および垂直方向成分と比較し、その比較結果に従って、動きベクトルMV1が、サーチエリアSAB内に存在しているか否かを判定する。演算回路82は、単に、前述の判定関数式fに従って演算を行ない、該演算結果の符号を示す信号を出力する。2の補数表示で演算結果が示される場合、最上位ビットを見ることにより、演算結果の符号を判定することができる。

【0115】AND回路83は、領域判定回路81および演算回路82からの信号がともにHレベル“1”のときにHレベルの信号を出力する。したがって、ゲート回路84が導通するのは、動き検出部MD#Aが検出した動きベクトルMV1がサーチエリアSABの外部にありかつ演算回路82の演算結果が負を示すときである。それ以外には、ゲート回路85が導通し動き検出部MD#Bにより検出された動きベクトルMV2が最終動きベクトルFMVとして出力される。

【0116】この図31に示す構成が、最終的に生成される動きベクトルの各カテゴリに対して設けられる。フレーム予測の場合、フレーム動きベクトル、トップフィールドに対する動きベクトル、およびボトムフィールドに対する動きベクトルが存在し、各動きベクトルについて図31に示す構成が設けられる。

【0117】以上のように、この発明の実施の形態4に従えば、現画像に対して適用される予測方法およびフレーム間距離に応じて適応的に動き検出部を使用してサーチエリアを割当てているため、効率的に動きベクトル検出を行なうことができる。

【0118】また、サーチエリアの中心点を真裏の位置からずらしているため、画面全体が同一方向に移動しており、その一部分がわずかに動く場合において、効率的に動きベクトルを検出することができる。

【0119】[実施の形態5]図32は、この発明の実施の形態5に従うサーチエリアの割当てを示す図である。図24に示す構成が用いられるが、この図32に示す構成においては、動き検出部MD#Aに対して割当てられるサーチエリアSAAの中心位置が、真裏点(0, 0)からずれた位置( $i_a, j_a$ )に設定され、また動き検出部MD#Bに割当てられるサーチエリアSABの中心位置が真裏点(0, 0)から異なる位置( $i_b, j_b$ )に設定される。加えて、サーチエリアSAAおよびSABの中心位置( $i_a, j_a$ )および( $i_b, j_b$ )は、互いに異なる位置に設定される。他の構成は図24に示す構成と同じである。このサーチエリアSAAおよびSABの中心位置を互いに異ならせることにより、2つの動体が、異なる方向に動く場合に有効的に、動きベクトルを検出することができる。きめの細かい動体の動きに対し、全探索を行なう動き検出部MD#BのサーチエリアSABを追従させ、全体の動きに、粗探索を行なう動き検出部MD#Aを追従させることにより、効率的



な動き検出が可能となる。

【0120】図33は、この発明の実施の形態5における制御回路(図29参照)に含まれるサーチエリア用のアドレス生成部の構成を概略的に示す図である。図33において、アドレス生成部は、動き検出部MD#Aからの動きベクトルMVAを、数枚のピクチャまたは複数のテンプレートブロックにわたって受けて、サーチエリアSAAに対する中心位置を決定するSAA用中心位置決定回路70caと、動き検出部MD#Bからの動きベクトルMVBを数枚のピクチャまたは複数のテンプレートブロックにわたって受けて、現画像に対するサーチエリアSABに対する中心位置を決定するSAB用中心位置決定回路70cbと、図30に示す現画像メモリリード制御回路70bからのテンプレートブロックアドレスADとSAA用中心位置決定回路70caからの中心位置情報とに従って、サーチエリアSAAに対するサーチエリア画像データを指定するアドレスを生成するSAA用アドレス生成回路70daと、テンプレートブロックアドレスADとSAB用中心位置決定回路70cbからの中心位置情報とに従ってサーチエリアSABに対するアドレスを生成するSAB用アドレス生成回路70dbとピクチャ特性指示信号B/Pとフレーム距離の長短を示す信号F/Nとに従ってSAA用アドレス生成回路70baおよびSAB用アドレス生成回路70bbからのアドレス信号を受けて参照画像メモリから画素データを読み出す参照画像メモリリード制御回路70fを含む。

【0121】SAA用中心位置決定回路70caおよびSAB用中心位置決定回路70cbは、たとえばそれぞれ動き検出部MD#AおよびMD#Bから数枚のピクチャにわたって動きベクトルを受けて格納し、同じ位置のテンプレートブロックに対する動きベクトルの履歴に従って、サーチエリアSAAおよびSABに対する中心位置を決定する。この場合、1つのピクチャ内において、これら動き検出部MD#AおよびMD#Bからの動きベクトル情報MVAおよびMVBを受けて、この初期設定された中心位置をさらに修正するように構成されてもよい。

【0122】2つの中心位置決定回路を設けて、サーチエリアそれぞれに対する中心位置を決定してサーチウィンドウ画素データ用のアドレスを生成することにより、動き検出部MD#AおよびMD#Bのサーチエリアの中心位置を異ならせることができる。これにより、2つの動体が異なる方向に移動するにおいて、異なる方向それぞれに応じてサーチエリアを設定することができ、効率的に動きベクトルを検出することができる。

【0123】なお、双方向予測時においては、サーチエリアSAAおよびSABが、互いに異なる参照画像内に設定される。この場合、これらの2つの参照画像に対する各テンプレートブロックに対する動きベクトルのサーチエリアの中心位置が同一点(真裏点を含む)であって

もよく、また互いに異なってもよい。

【0124】[実施の形態6]図34は、この発明の実施の形態6に従うサーチエリアの割当てを示す図である。この図34に示す構成においては、動きベクトル検出装置としては、実施の形態4と同様、2つの動き検出部MD#AおよびMD#Bが用いられる。これらの動き検出部MD#AおよびMD#BのサーチエリアSAAおよびSABのサイズは互いに異なる。一方方向予測画像の場合には、サーチエリアSAAおよびSABの中心点を真裏点(0, 0)に設定する。通常、真裏近辺に動きが集中し、この真裏点(0, 0)の近傍において動きベクトルが検出される可能性が高い。したがって、全体の動き予測範囲F-codeの設定値を小さくすることができる。ここで、予測範囲F-codeは、MPEG方式において、ピクチャ層(1枚の画像で構成されるフレーム)において、水平および垂直方向の動きベクトル探索範囲を示すデータがピクチャヘッドに続いて格納される。この情報に基づいて、動きベクトル検出装置は、その動きベクトル探索範囲が設定される。このサーチエリアSAAおよびSABの中心点を真裏点(0, 0)に固定することにより、サーチエリアの中心点を変更するための構成が不要となり、ハードウェア量が低減される。

【0125】なお、双方向予測画像に対しても、さらに同様に、サーチエリアの中心点が同一とされてもよい。また、双方向予測画像については、サーチエリアそれぞれに対し、中心点が真裏点(0, 0)と異なるように設定されてもよい。この実施の形態6のための制御回路は、単に先の実施の形態4において、中心位置決定回路からの中心位置を真裏点(0, 0)に固定することにより実現される。

【0126】以上のように、この発明の実施の形態6に従えば、一方方向予測画像に対する2つのサーチエリアの中心点を真裏点に設定しているため、動きの集中する真裏点に動きベクトルを探索することができ、ハードウェア量を増大させることなく効率的な動きベクトル検出を行なうことができる。

【0127】[実施の形態7]図35は、この発明の実施の形態7におけるサーチエリアの割当てを概略的に示す図である。この図35に示す構成においては、対象画像が一方方向予測画像の場合、サーチエリアSAAおよびSABの中心位置( $i_a, j_a$ )および( $i_b, j_b$ )は互いに異ならされる。これは、先の実施の形態5と同様である。このとき、また中心点( $i_a, j_a$ )および( $i_b, j_b$ )の一方を真裏点(0, 0)に設定する。たとえば、中心点( $i_b, j_b$ )を真裏点(0, 0)に設定した場合、画面全体が同一方向に移動し、かつ一部が原点を中心に動く画像に対して、有効に動きベクトルを検出することができる。

【0128】この実施の形態7において、対象画像が双方向予測画像の場合、このサーチエリアの中心点をどの

ように設定するかについては任意である。異なる参照画像を対象としているためである。

【0129】この図35に示すサーチエリアの割当てのためは、図33に示すアドレス生成部の構成において、SAA用中心位置決定回路70caおよびSAB用中心位置決定回路70cbの一方が、その中心位置を真裏点(0, 0)に固定的に設定する構成が用いられるとよい。もちろん、この図35に示す構成において、動きベクトルの履歴に応じて、中心位置決定回路70caおよび70cbの一方が、設定する中心位置が真裏点(0, 0)に等しくなる場合が生じる。この場合には、その動きに応じて、サーチエリアSAAおよびSABの中心位置(i a, j a)および(i b, j b)の一方が、動きに応じて真裏点(0, 0)に設定される。中心点(i a, j a)が真裏点(0, 0)に設定される場合、画面全体の動きは小さく、一部のみが移動する場合に効率的に動きベクトルを検出することができる。他の構成は、上の実施の形態5と同じである。

【0130】一方のサーチエリアの中心点を真裏点に設定することにより、そのサーチエリアの位置を変更するための構成が不要となり、ハードウェア容量が低減される。

【0131】[実施の形態8] 図36は、この発明の実施の形態8に従う動きベクトル検出装置の構成を概略的に示す図である。図36において、動きベクトル検出装置1は、2つの動き検出部SMD#CおよびSMD#Dと、これらの動き検出部MD#CおよびMD#Dの検出結果に従って最終動きベクトルを決定する最終動き判定部FMD#を含む。

【0132】動き検出部MD#Cは、整数精度で動きベクトルを検出し、その固有のサーチエリアは、水平方向-64~+60垂直方向-32~+31の範囲である。評価画素数は64画素であり、テンプレートブロックは、16画素行・4画素列のサイズを有する。

【0133】動き検出部MD#Dは、分数精度(ハーフペル精度)で動きベクトル検出を行なう。その固有のサーチエリアは、水平方向-4~+3および垂直方向-2~+1の範囲である。評価画素数は128画素であり、8画素列・16画素行のサイズをテンプレートブロックとして利用する。

【0134】この図36に示す構成において、整数精度で、まず動き検出部MD#Cが動きベクトルを検出する。この整数精度で求められた動きベクトルをもとに、動き検出部MD#Dが分数精度でその近傍の領域において動きベクトルを検出する。最終動き判定部FMD#は、この動き検出部MD#Dからの分数精度で求められた動きベクトルを最終動きベクトルとして出力する。

【0135】図37は、対象画像双方向予測画像の場合のサーチエリアの割当てを示す図である。図37において、動き検出部MD#Cには、フレーム期間の長い参照

画像が割当てられ、そのサーチエリアSAC内において粗探索が行なわれる。一方動き検出部MD#Dには、フレーム期間の短い参照画像が割当てられ、サブサーチエリアSAD内において全探索がハーフペル精度で行なわれる。このハーフペル精度においては、動きベクトル成分は、0.5単位で変化する。

【0136】このフレーム期間の長い参照画像を整数精度で動き検出部MD#Cに割当てることにより、広範囲にわたって動きベクトルを検出することができ、動きの大きな画像に対し効率的に動きベクトルを検出することができる。このとき、粗探索(評価点のサブサンプリング)が行なわれており、動きベクトル検出時間を短縮することができる。

【0137】一方、フレーム期間の短い参照画像に対しては、ハーフペル精度の動き検出部MD#Dにより、狭い範囲をくまなく探索し、動きの小さな画像に対し正確に動きベクトルを検出する。

【0138】図38は、対象画像が一方方向予測画像の場合のサーチエリアの割当てを示す。一方方向予測画像の場合、動き検出部MD#Cは、そのサーチエリアSACが、水平方向-64~+63および垂直方向-32~+31の広範囲を有する。この広範囲の探索には、粗探索および全探索のいずれであってもよいが、広範囲であるため、粗探索を行なうのは、演算時間を短縮するため好ましい。このサーチエリアSAC内において動きベクトルが検出されると、この検出された動きベクトル情報が、動き検出部MD#Dに与えられ、動き検出部MD#Dにおいては、この検出された動きベクトル(i, j)を中心として、そのサーチエリアSAD(サイズが水平方向-4~+3および垂直方向-2~+1)内で動きベクトル検出を行なう。これにより、動きの大きな一方方向予測画像に対し、効率的かつ正確に、動きベクトルを検出することができる。

【0139】図39は、ハーフペル精度時に用いられる画素の分布を示す図である。図39に示すように、画面上には、白丸印で示す画素が行列状に配列される。ハーフペル精度検索時には、この画素の間に隣接画素を用いて補間画素を生成して挿入する。補間画素が、4画素の中間に存在する場合には、隣接4画素の平均値を求めることにより、補間画素が生成される。2画素の間に配置される場合(水平成分または垂直成分が非整数)のときには、隣接2画素の平均値により補間画素が生成される。

【0140】したがって、このハーフペル精度の動き検出部MD#Dにおいては、演算部の前段に、サーチエリア画素の補間を行なって補間画素を生成する補間回路90が設けられる。この補間回路により生成された補間画素と元の画素が、サーチエリア画素データとして演算部へ与えられる。

【0141】図40は、動き検出部MD#Dの構成を概

略的に示す図である。図40において、動き検出部MD #Dは、テンプレートブロック画素データPXおよびサーチウィンドウ画素データPYを受けて、演算処理を行なう演算部2と、演算部2からの評価値成分を加算する加算部3と、加算部3からの評価値を先のサイクルの評価値と比較して、動きベクトル候補を検出する比較器4と、演算部2からシフトアウトされるサーチエリア画素データから補間データを生成する補間回路90と、補間回路90からのサーチエリア画素データとテンプレート画素データPXとに従って、演算部2と同様の演算を行なう演算部92と、演算部92の出力する評価値成分を加算する加算部93と加算部93の評価値に従って動きベクトル候補を検出する比較器94と、比較器4および94の出力する評価値に従って最終動きベクトルを検出する最終比較器95を含む。

【0142】演算部2から、先に図3から図6(B)において説明したように、サーチエリア画素データが、1画素ずつシフトアウトされる。このシフトアウトされる画素データは、サーチエリアにおける垂直方向に走査される画素データである。補間回路90は、そのサーチウィンドウの垂直方向のサイズすなわち20画素の遅延回路と1画素遅延回路とで構成され、補間画素を生成する。演算部92は、この補間画素データをサーチエリア画素データとして受ける。したがって、この図40に示すハーフピクセル精度の動き検出部MD #Dにおいては、演算部2において整数精度での動きベクトルが検出され、補間回路90により必要な数の補間画素データが生成されて格納されたとき、この分数精度(水平および垂直成分の少なくとも一方が非整数の分数)による評価値算出を並行して行なうことができる。

【0143】最終比較器95においては、この演算部2において整数精度でのベクトルが検出された後、最終比較器95はその比較器4の出力する動きベクトル候補値および対応の評価値をラッチし、比較器94から与えられる評価値と比較し、最終の動きベクトルを決定する。したがって、この分数精度での演算部92での演算操作と並行して、演算部2においては、次のテンプレートブロックに対する評価値算出を行なうことができる。

【0144】演算部2に与えられるサーチエリア画素データPYは、対象画像が一方方向予測画像の場合には、動き検出部MD #Cと並行して与えられる。対象画像が双方方向予測画像の場合には、動き検出部MD #Cにおける動き検出結果に基づいて、そのサーチエリアが決定されて参照画像メモリから読出される。

【0145】この実施の形態8に対する動きベクトル検出システムの構成は、図29に示す構成と同様となる。単に、図29に示すバッファメモリ62~65の格納容量が異なっているだけである(サーチエリアに応じてその記憶容量が設定されるため)。

【0146】図41は、この発明の実施の形態8におけ

るメモリ制御部の構成を概略的に示す図である。図41において、メモリリード制御部は、現画像メモリの画素データの読出を制御する現画像メモリリード制御回路100と、現画像メモリリード制御回路100からのテンプレートブロックアドレスADに従って、サーチエリアSACに対するアドレスを生成するSAC用アドレス生成回路102と、ピクチャ特性指示信号B/Pにตอบสนองして、テンプレートブロックアドレスADおよび動きベクトルMVの一方に従ってサーチエリアSADに対するアドレスを生成するSADアドレス生成回路103と、ピクチャ特性指示信号B/Pに従って、参照画像メモリのいずれに時間的に近い参照画像が格納されているかを判定する前後判定回路104と、前後判定回路104からの判定結果指示信号F/Nとピクチャ特性指示信号B/Pに従って、アドレス生成回路102および103から与えられたアドレスに従って各参照画像メモリに対するアクセスを制御する参照画像メモリリード制御回路105と、指示信号B/PおよびF/Nに従ってバッファメモリの読出を制御するバッファメモリリード制御回路106を含む。

【0147】バッファメモリが、それぞれサーチエリアのサイズの画素データを格納している場合、バッファメモリリード制御回路106は、そのサーチエリアの画素データを、垂直方向の画素データを順次読出するようにバッファメモリの読出を制御する。バッファメモリがサーチウィンドウの画素データを格納する容量を備え、かつファーストイン・ファーストアウト構成を有する場合には、バッファメモリリード制御回路106は、単に、バッファメモリの活性/非活性を制御する。

【0148】参照画像メモリリード制御回路105は、ラスタスキャン順序で書込まれた画素データを、そのサーチエリアの垂直方向の連続する画素の態様で読出し、順次バッファメモリに格納する。このバッファメモリの構成は単なる一例であり、バッファメモリがランダム・アクセス・メモリで構成され、ラスタスキャン順序で画素データが格納され、次いで、サーチウィンドウの各列ごとに垂直方向に順次画素データが読出されるように、画素データ書込時と読出時とでアドレス変換が行なわれる構成が用いられてもよい。

【0149】この図41に示す制御部の構成において、対象画像が双方方向予測画像であるとピクチャ特性指示信号B/Pが示した場合、SAB用アドレス生成回路103は、動きベクトルMVを無視し、テンプレートブロックアドレスADに従って、動き検出部MD #BのサーチエリアSABに対するアドレスを生成する。参照画像メモリリード制御回路105は、前後判定回路104により、時間的に近い画像データを格納すると判定された参照画像メモリに対し、SAC用アドレス生成回路102から与えられたアドレスを与え、一方時間的に遠いすなわちフレーム期間の長い画像データを格納する参照画

像メモリに対しSAB用アドレス生成回路103により生成されたアドレスを与える。バッファメモリリード制御回路106も、同様に、時間的に前後する参照画像メモリに対応して設けられたバッファメモリをそれぞれ活性化する。

【0150】一方、対象画像が一方方向予測画像であるとピクチャ特性指示信号B/Pが示した場合、SAB用アドレス生成回路103は、テンプレートブロックアドレスADを無視する。SAC用アドレス生成回路102は、テンプレートブロックアドレスADに従って、動き検出部MD#Cに対するアドレスを生成する。参照画像メモリリード制御回路105は、ピクチャ特性指示信号B/Pに従って、先に書込まれた参照画像メモリに対しアクセスを行ない、サーチエリアSACのための画素データを順次読出し対応のバッファメモリに格納する。バッファメモリリード制御回路106は、ピクチャ特性指示信号B/Pに従って、対応のバッファメモリを活性化し、サーチエリアSACのための画素データを順次読出して動き検出部MD#Cへ与える。この動き検出部MD#Cにおける動き検出動作が完了すると、次いでSAB用アドレス生成回路103が活性化され、検出された整数精度の動きベクトルMVに基づいて、サーチエリアSADに対するアドレスを生成する。参照画像メモリリード制御回路105は、次いでこのSAD用アドレス生成回路103から与えられたアドレスに従って、再び対応の参照画像メモリをアクセスし、必要な画素データを読出し対応のバッファメモリに与える。バッファメモリリード制御回路106は、再び、対応のバッファメモリから画素データを読出して、ハーフペル精度での動き検出を行なうために、サーチエリア画素データを動き検出部MD#Dへ与える。

【0151】なお、この実施の形態8において、一方方向予測画像を処理する場合、そのサーチエリアの中心は真裏点(0,0)に設定されている。これは、ハーフペル精度でサーチエリアSAD内で動きベクトルを検出するため、特に中心点を真裏点からずらせる必要はないためである。

【0152】以上のように、この発明の実施の形態8に従えば、整数精度およびハーフペル精度の動き検出部を、処理対象となる画像の性質(予測符号化方式)に応じて適応的に使用しているため、効率的に動きベクトルを検出することができる。

【0153】[他の構成] 上述の構成においては、評価画素数が64の場合、4画素列・16画素行にサブサンプルされたテンプレートブロックが用いられている。これは、フレーム画像を符号化する場合を想定している。しかしながら、対象画像が、フィールド画像の場合、この評価画素数が64がその場合、8画素列・8画素列のサブサンプルされたテンプレートブロックが用いられてもよい。

【0154】また、ハーフペル精度の動き検出部MD#Dの構成としては、たとえば、上述のISSCCにおけるイシハラ等が開示するプロセッサが用いられてもよい。またこの動き検出部MD#Dの検出精度は、たとえば1/4などの他の分数精度であってもよい。

【0155】

【発明の効果】以上のように、この発明に従えば、評価画素数の異なる動き検出部を設け、対象画像の性質に応じて、これらの動き検出部を使い分けているため、効率的に動きベクトルを検出することができ、またハードウェア量の増大も低減することができ、応じて消費電力をも低減することができる。

【0156】請求項1に係る発明に従えば、テンプレートブロックサイズおよびサーチエリアサイズの少なくとも一方が互いに異なる動きベクトル検出ユニットを複数設け、対象となる現画像の性質に従ってこれら複数の動きベクトル検出ユニットを全体としてのサーチエリアの構成が異なるように複数の動きベクトル検出ユニットのサーチエリアを設定するように構成しているため、対象画像に応じて少ないハードウェア量で効率的に動きベクトルを検出することができる。

【0157】請求項2に係る発明に従えば、動きベクトル検出ユニットとして整数精度で動きベクトルを検出する動き検出部と分数精度で動きベクトルを検出する動きベクトル検出部とを設けているため、対象画像の性質に応じて、効率的に動きベクトルの探索を行なうことができる。

【0158】請求項3に係る発明に従えば、テンプレートブロックの大小の動きベクトル検出ユニットを用いる場合、対象画像が双方向予測画像の場合、時間的に近い参照画像をテンプレートブロックサイズの大きな動きベクトル検出ユニットで処理し、時間的に遠い参照画像を、テンプレートブロックサイズの小さな動きベクトル検出ユニットで処理するように構成しているため、テンプレートブロックサイズすなわち評価画素数の小さな動き検出部で、広範囲にわたって動きを検出することができ、大きな動きに対し、広範囲の動きベクトル探索を行ない、かつ時間的に近い参照画像に対しては、動き量が少なく、変化の小さな参照画像に対しては評価画素数の大きなテンプレートブロックを用いて正確に動きベクトルを検出することができる。

【0159】請求項4に係る発明に従えば、双方向予測画像に対しては、時間的に近い参照画像に対しては、サーチエリアサイズの小さな動き検出部で処理し、時間的に遠い参照画像に対してはサーチエリアの大きな動き検出部で処理するように構成しているため、フレーム距離すなわち動きの大小に応じて効率的にかつ正確に動きベクトルを検出することができる。

【0160】請求項5に係る発明に従えば、双方向予測画像の符号化時、時間的に近い参照画像に対しては、サ

一チエリアサイズが小さくかつテンプレートブロックサイズの大きな動き検出部で処理しかつ時間的に近い参照画像では、サーチエリアが大きくかつテンプレートブロックサイズの小さな動き検出部で処理するように構成しているため、動き量の差に応じて動きベクトル探索範囲を設定することができ、効率的に動きベクトルを検出することができる。

【0161】請求項6に係る発明に従えば、双方向予測画像の符号化時、時間的に近い参照画像を分数精度の動きベクトル検出部で処理し、時間的に遠い方の参照画像を整数精度の動きベクトル検出ユニットで処理するように構成しているため、動き量の少ない参照画像に対しては、正確に動きベクトルを検出することができ、また、動きの大きい参照画像に対しては整数精度で高速に動きベクトルを検出することができ、効率的な動きベクトル検出を行なうことができる。

【0162】請求項7に係る発明に従えば、対象画像が一方方向予測画像の場合、各検出ユニットに対し互いに異なるサーチエリアを割当てるように構成しているため、サーチエリア全体を広くすることができ、広い範囲にわたって動きベクトルを効率的にフレーム期間の大きな参照画像に対し探索することができる。

【0163】請求項8に係る発明に従えば、対象画像が一方方向予測画像のとき、画面にお互いに異なる画素点を中心として動きベクトルの探索範囲を決定して、互いに異なる動きベクトル検出部で動きベクトルの探索を行なうように構成しているため、画像の動きに応じて効率的に動きベクトルの探索を行なうことができる。

【0164】請求項9に係る発明に従えば、対象画像が一方方向予測画像の場合、真裏点と異なる中心点を中心としてサーチエリアを設定して、複数の検出部それぞれにおいて互いに異なるサイズのサーチエリアを設定して、動きベクトル検出を行なうように構成しているため、画像の動きに応じて動きベクトル探索範囲を設定することができ、効率的に動きベクトルを検出することができる。

【0165】請求項10に係る発明に従えば、互いに異なる中心点の1つを真裏点に設定しているために、画像全体の動きが少なく一部のみが動く画像に対しても効率的に動きベクトルを検出することができる。

【0166】請求項11に係る発明に従えば、中心点が異なるサーチエリアを互いにサイズが異なるように構成しているため、動きの大きな物体に対し、正確に動きベクトルを検出することができるよう、サーチエリアを設定することができる。

#### 【図面の簡単な説明】

【図1】 この発明の実施の形態1に従う動きベクトル検出装置の全体の構成を概略的に示す図である。

【図2】 図1に示す動き検出部の構成を概略的に示す図である。

【図3】 図2に示す演算部の構成を概略的に示す図である。

【図4】 図3に示す要素プロセサ列に含まれる要素プロセサの構成を概略的に示す図である。

【図5】 図3に示す演算部におけるサーチウィンドウ画素データおよびテンプレートブロック画素データの格納状態を示す図である。

【図6】 (A)および(B)は、図3に示す演算部の動作を示す図である。

【図7】 (A)および(B)は、この発明の実施の形態1における動き検出部の適応的使用態様を示す図である。

【図8】 この発明の実施の形態2に従う動きベクトル検出装置の構成を概略的に示す図である。

【図9】 (A)は、評価画素数64の場合のテンプレートブロックサイズを示し、(B)は、マクロブロックのサイズを示す。

【図10】 (A)は、評価画素数64の場合のサーチウィンドウブロックの構成を概略的に示し、(B)は、評価画素数256のサーチウィンドウブロックの構成を概略的に示す図である。

【図11】 この発明の実施の形態2における一方方向予測画像に対するサーチエリアの割当てを概略的に示す図である。

【図12】 この発明の実施の形態2における双方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図13】 この発明の実施の形態2における動きベクトル検出装置に対する制御部の構成を概略的に示す図である。

【図14】 図13に示すサブサンプル回路の動作を説明するための図である。

【図15】 図13に示すサブサンプル回路の構成の一例を示す図である。

【図16】 図15に示すサブサンプル回路の動作を説明するための図である。

【図17】 この発明の実施の形態2における粗探索時における評価点の分布を示す図である。

【図18】 図13に示す制御回路の構成を概略的に示す図である。

【図19】 この発明の実施の形態2における参照画像メモリに格納された参照画像の状態を概略的に示す図である。

【図20】 この発明の実施の形態3における動きベクトル検出装置のサーチエリアを概略的に示す図である。

【図21】 この発明の実施の形態3における一方方向予測画像に対するサーチエリアの割当てを概略的に示す図である。

【図22】 この発明の実施の形態3における双方向予測画像に対するサーチエリアの割当てを概略的に示す図

である。

【図23】 この発明の実施の形態3におけるメモリアクセス制御部における参照画像メモリアドレス生成部の構成を概略的に示す図である。

【図24】 この発明の実施の形態4に従う動きベクトル検出装置の構成を概略的に示す図である。

【図25】 図24に示す動き検出部MD#Aの構成を概略的に示す図である。

【図26】 図24に示す動き検出部MD#Bの構成を概略的に示す図である。

【図27】 この発明の実施の形態4における双方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図28】 この発明の実施の形態4における一方方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図29】 この発明の実施の形態4に従う動きベクトル検出装置を用いるシステムの構成を概略的に示す図である。

【図30】 図29に示す制御回路の構成を概略的に示す図である。

【図31】 この発明の実施の形態4における最終動き判定部の構成を概略的に示す図である。

【図32】 この発明の実施の形態5における動き検出装置における一方方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図33】 この発明の実施の形態5における制御回路の構成を概略的に示す図である。

【図34】 この発明の実施の形態6における動きベクトル検出装置の一方方向予測画像を符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図35】 この発明の実施の形態7における動きベクトル検出装置の一方方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図36】 この発明の実施の形態8に従う動きベクトル検出装置の構成を概略的に示す図である。

【図37】 この発明の実施の形態8における動きベクトル検出装置における双方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図38】 この発明の実施の形態8における一方方向予測画像符号化時におけるサーチエリアの割当てを概略的に示す図である。

【図39】 ハーフペル精度動きベクトル検出動作時のサーチエリア画素の分布を概略的に示す図である。

【図40】 この発明の実施の形態8におけるハーフペル精度の動き検出部の構成を概略的に示す図である。

【図41】 この発明の実施の形態8における動きベクトル検出装置に対する制御回路の構成を概略的に示す図である。

【図42】 ブロックマッチング法で用いられるマクロブロックの構成を概略的に示す図である。

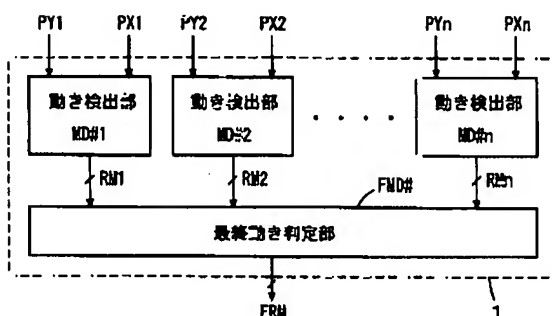
【図43】 ブロックマッチング法に従う動きベクトル検出動作を説明するための図である。

【図44】 MPEG方式における画像符号化シーケンスを概略的に示す図である。

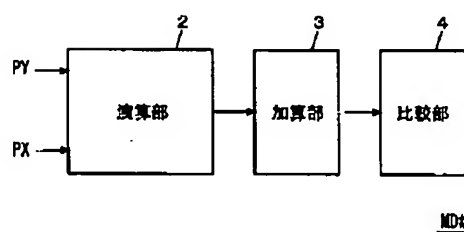
【符号の説明】

1 動きベクトル検出装置、MD#1～MD#n、MD#A～MD#D 動き検出部、FMD# 最終動き判定部、2 演算部、3 加算部、4 比較部、PEL#0～PEL#n 要素プロセサ列、DL#0～DL#n 遅延バッファ、PE 要素プロセサ、DGB、DGF 動き検出部群、SA1～SA3、SAA～SAD サーチエリア、40 現画像メモリ、41、42 参照画像メモリ、43～48 バッファメモリ、49～51 サブサンプル回路、55 制御回路、PEL0～PEL7 要素プロセサ列、DL0～DL7 遅延バッファ、70 制御回路。

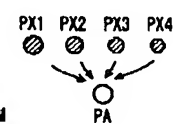
【図1】



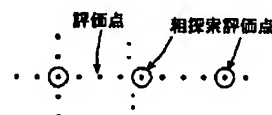
【図2】



【図14】

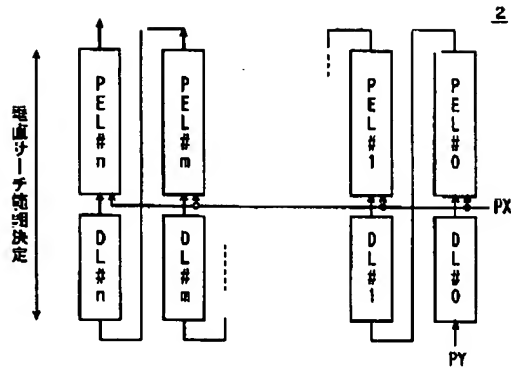


【図17】

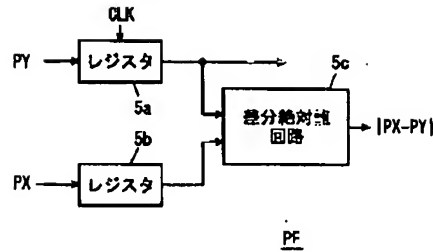




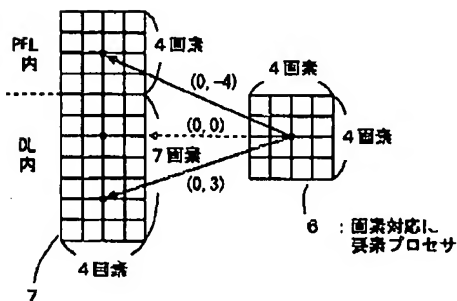
【図3】



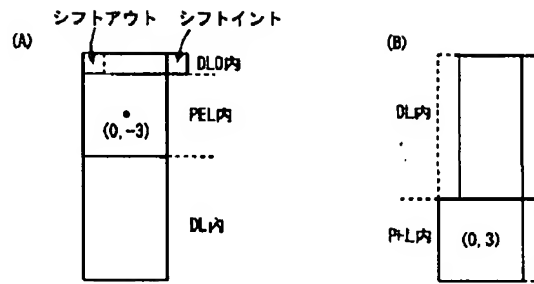
【図4】



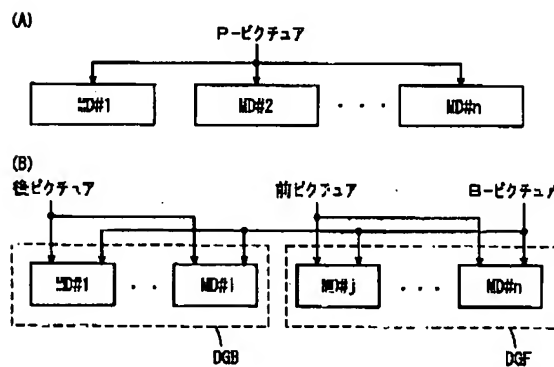
【図5】



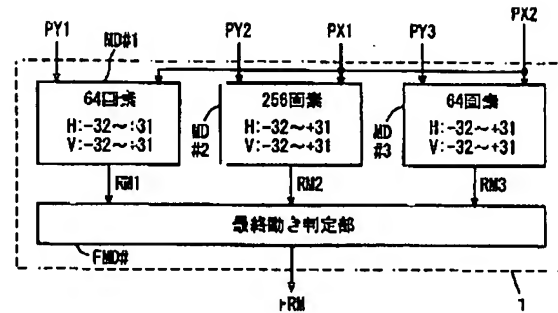
【図6】



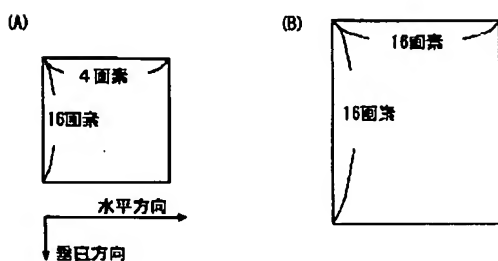
【図7】



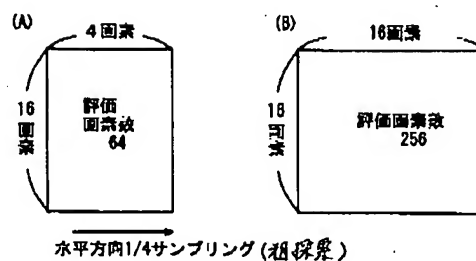
【図8】



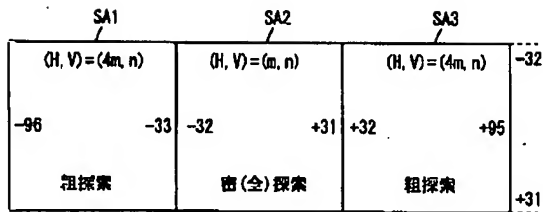
【図9】



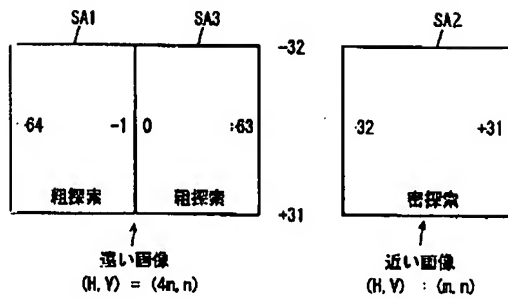
【図10】



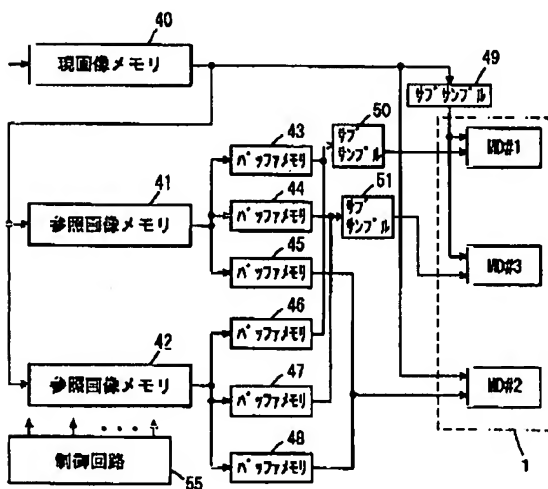
【図11】



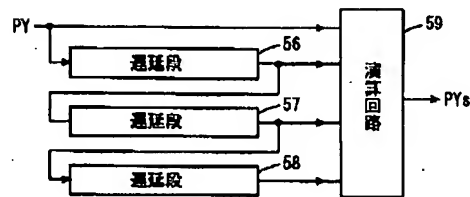
【図12】



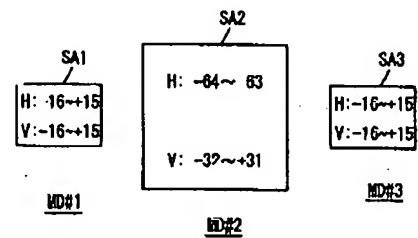
【図13】



【図15】

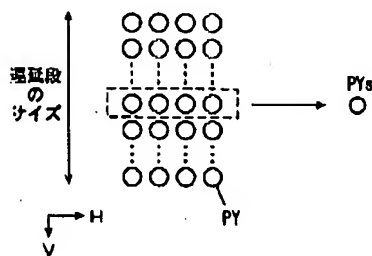


【図20】

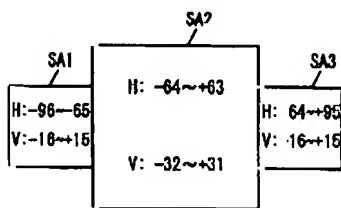


【図16】

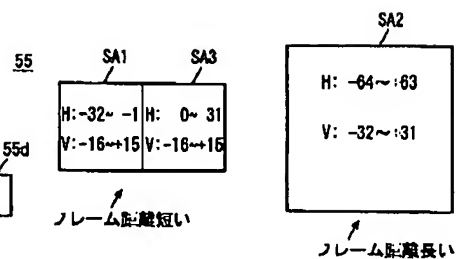
【図18】



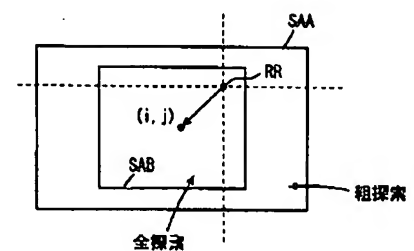
【図21】



【図22】



【図28】

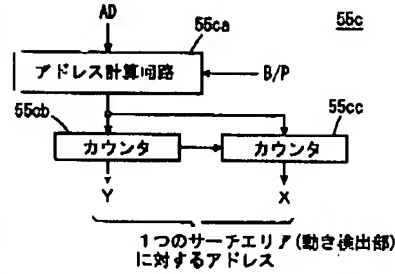




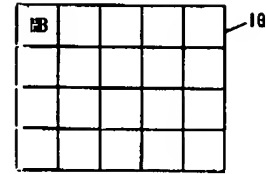
【図19】

	(1)	(3)	(4)	(2)	(6)	(7)	(5)
現画像	I1	B1	B2	P2	B3	B4	P3
参照画像 メモリ1 (41)		I1		P3			
参照画像 メモリ2 (42)		P2					
近		1	2	2	1		
遠		2	1	1	2		
符号化	I1	P2	B1	B2	P3		

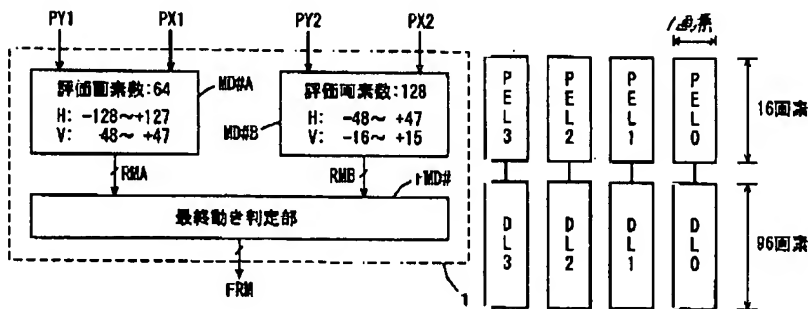
【図23】



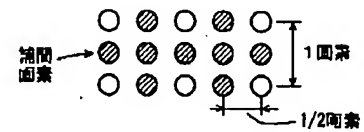
【図42】



【図24】

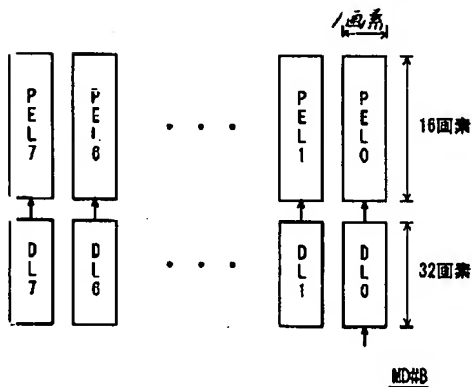


【図25】

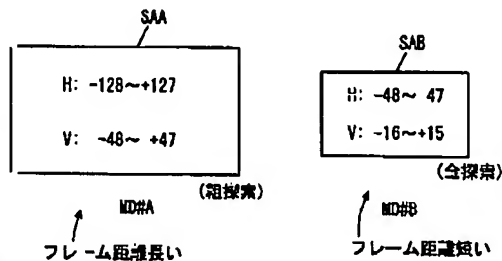


【図39】

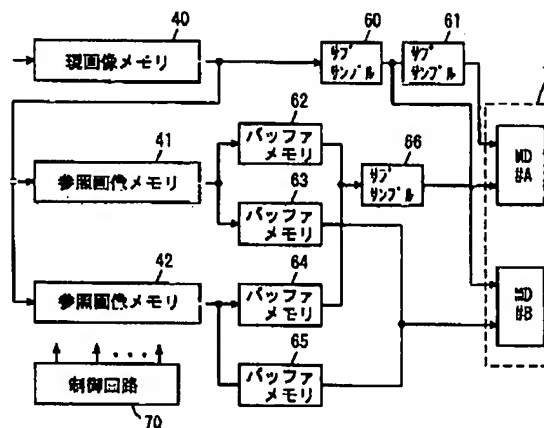
【図26】



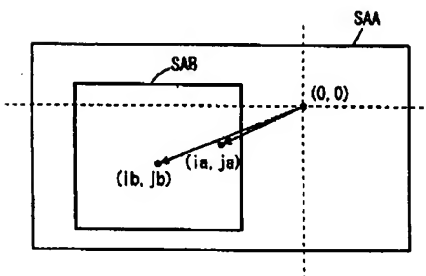
【図27】



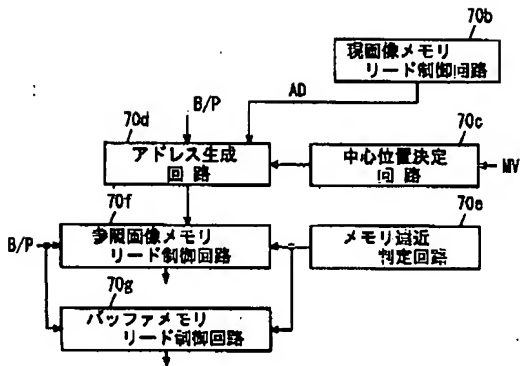
【図29】



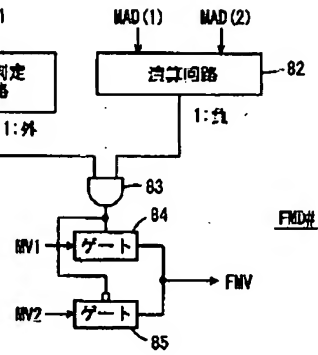
【図32】



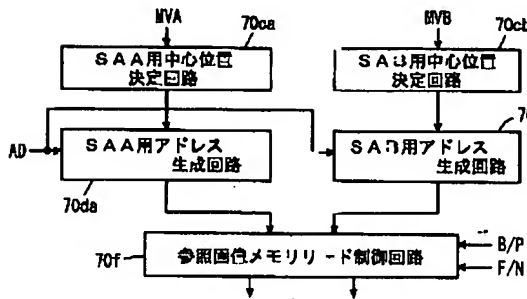
【図30】



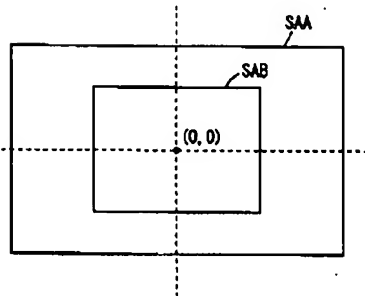
【図31】



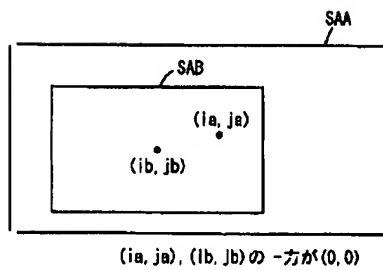
【図33】



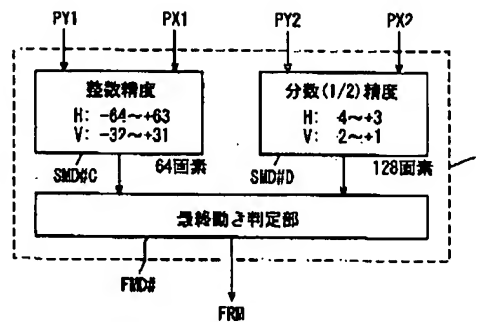
【図34】



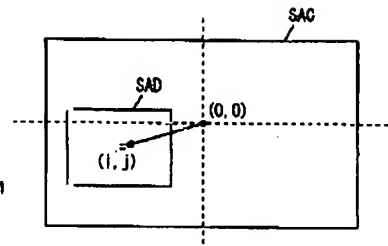
【図35】



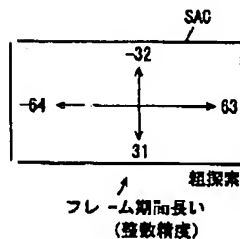
【図36】



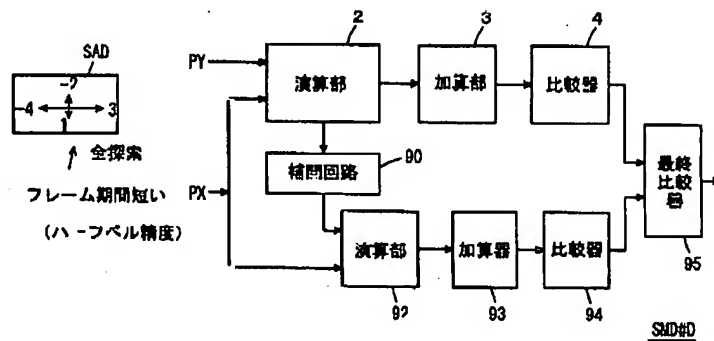
【図38】



【図37】



【図40】



F ターム(参考) 5C059 KK15 KK19 MA00 MA02 MA03  
MA04 MA05 NN01 NN03 NN10  
NN26 NN27 NN31 PP05 PP06  
PP07 TA63 TA65 TC12 TC24  
TD11